

# Costruzione ADC a 4 bit

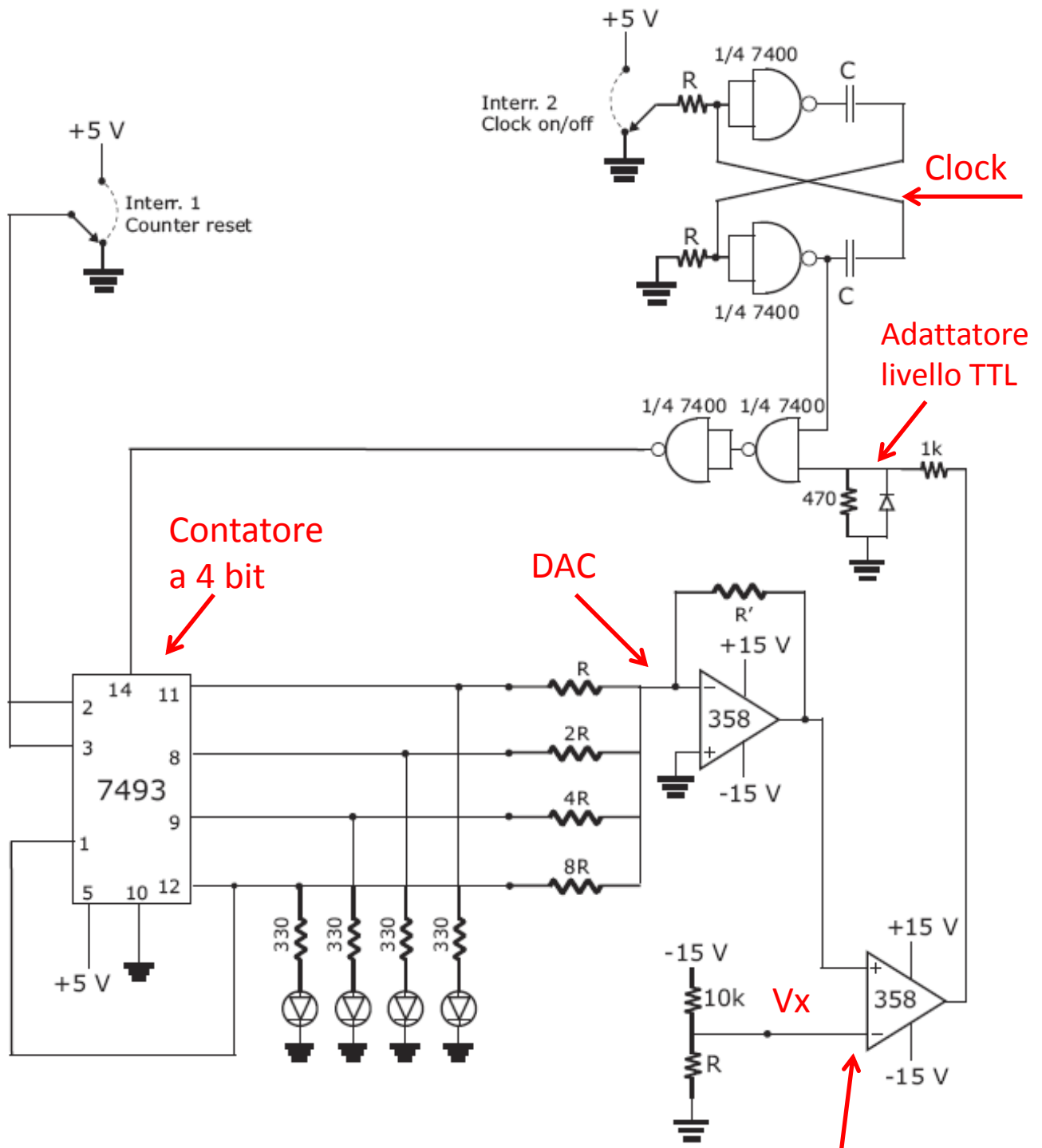
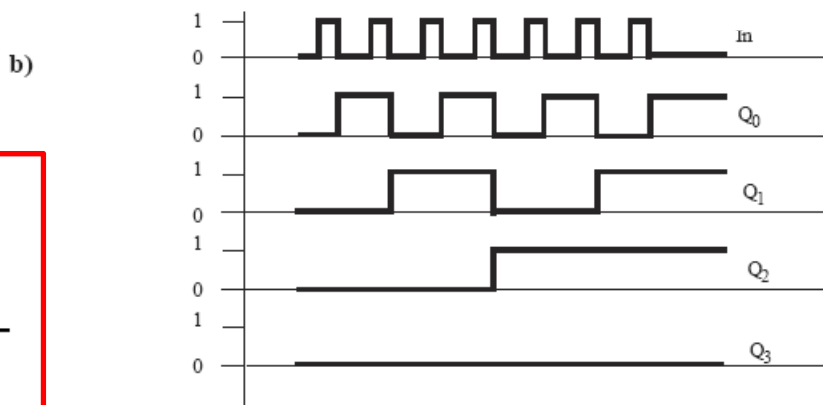
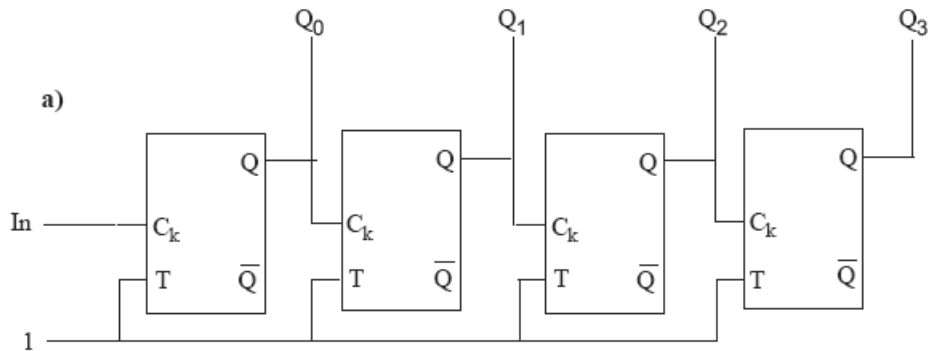


Figura 9.5: Circuito completo dell'ADC a 4 bit

Comparatore analogico

# Contatore asincrono

Si puo' costruire un contatore binario utilizzando flip-flops di tipo T (master-slave). Tutti gli ingressi vengono posti ad 1; gli impulsi da contare entrano nel clock del primo stadio, mentre ogni uscita fornisce il clock allo stadio successivo. Poiche' i flip-flops sono master-slave, ogni uscita commuta sul fronte di discesa del clock ricevuto all'ingresso (Fig. 7.31b).



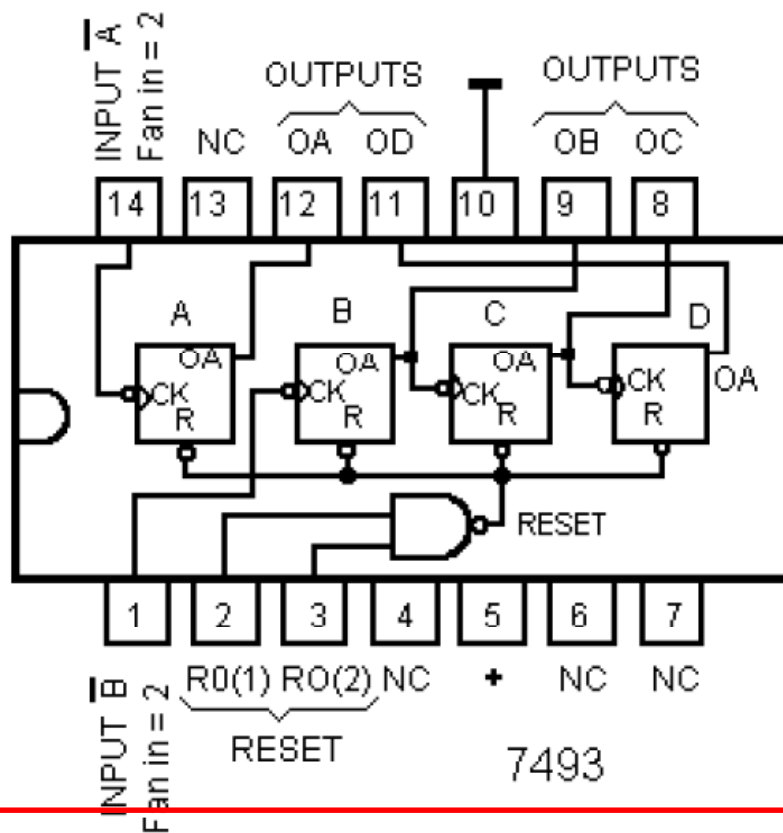
flip-flop T

|       |                  |
|-------|------------------|
| $T_n$ | $Q_{n+1}$        |
| 1     | $\overline{Q_n}$ |
| 0     | $Q_n$            |

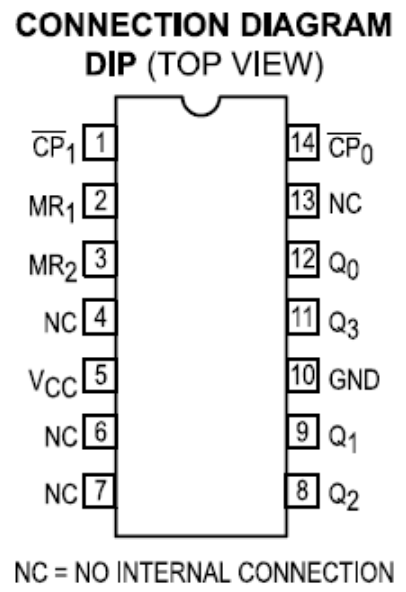
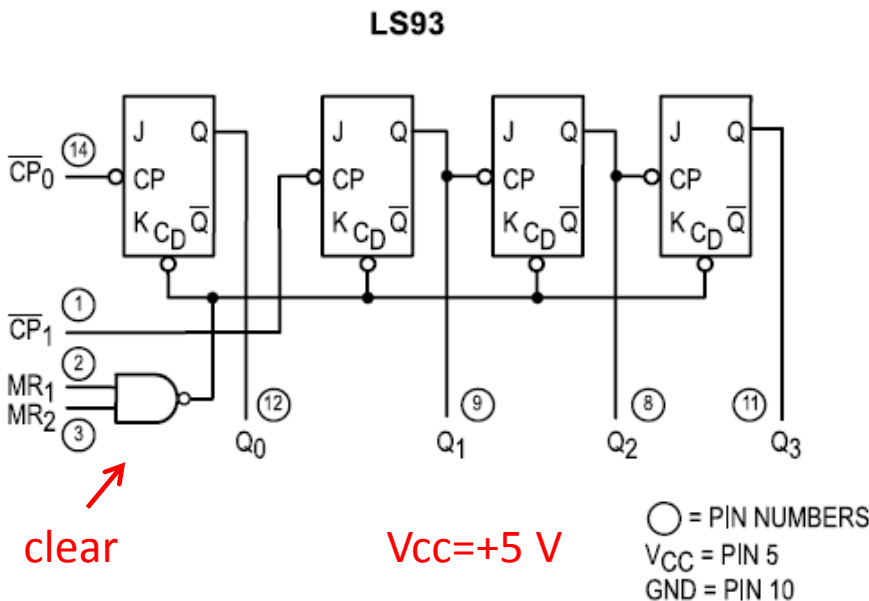
| Numero di impulsi | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ |
|-------------------|-------|-------|-------|-------|
| 0                 | 0     | 0     | 0     | 0     |
| 1                 | 0     | 0     | 0     | 1     |
| 2                 | 0     | 0     | 1     | 0     |
| 3                 | 0     | 0     | 1     | 1     |
| 4                 | 0     | 1     | 0     | 0     |
| 5                 | 0     | 1     | 0     | 1     |
| 6                 | 0     | 1     | 1     | 0     |
| 7                 | 0     | 1     | 1     | 1     |
| 8                 | 1     | 0     | 0     | 1     |
| ...               |       |       |       |       |
| 15                | 1     | 1     | 1     | 1     |
| 16                | 0     | 0     | 0     | 0     |

N.B. Per contare all'indietro occorre connettere il clock sull'uscita Q negato.

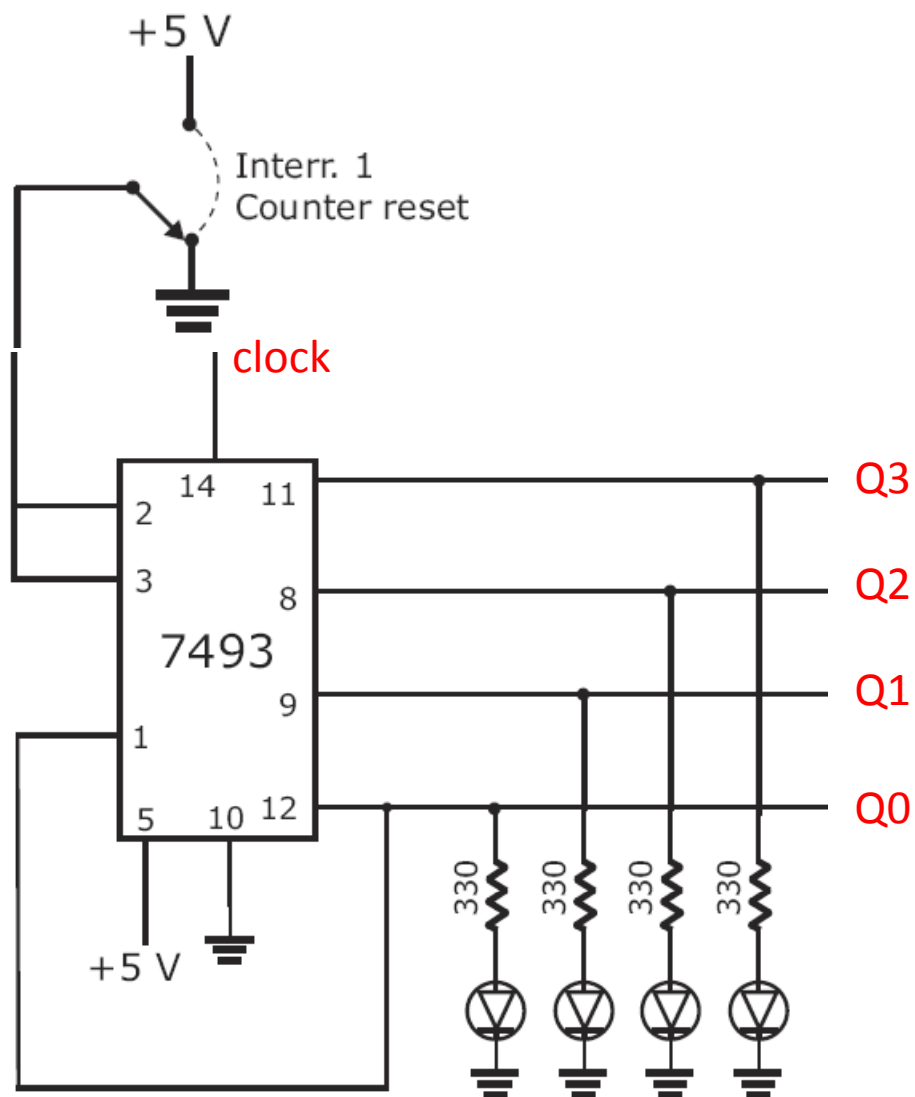
# Contatore a 4 bit 74LS93



*Affinche' funzioni come contatore e 4 bit il piedino 12 deve essere connesso al piedino 1.*



# Contatore a 4 bit

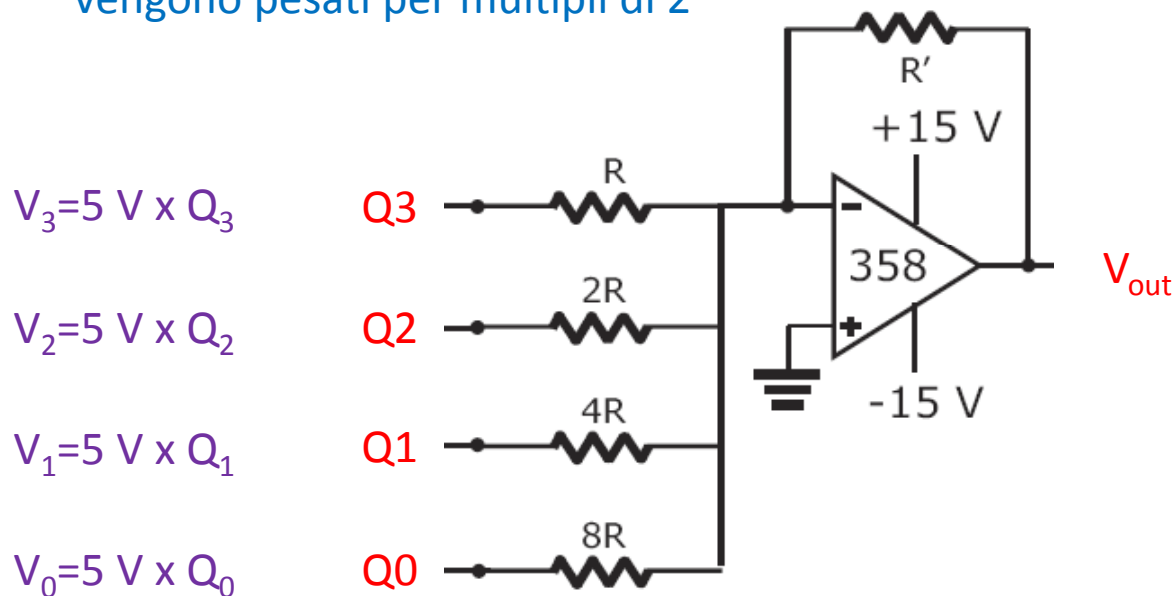


verificarne il funzionamento inviare all'ingresso di Clock un'onda quadra con ampiezza tra 0 e 5V e frequenza di circa 1 Hz. Si dovrebbe essere in grado di visualizzare la sequenza di accensione dei LED's verificandone la correttezza.

**Impostate il numero 0000 agendo sul counter reset e poi il numero 1111 con un clock a "mano". Verificate con il multimetro il valore delle tensioni di ogni uscita corrispondenti allo zero logico e all'uno logico.**

# DAC invertente a pesiera

Si tratta di un sommatore analogico, dove gli ingressi vengono pesati per multipli di 2



$$V_{out} = 5 \times \frac{R'}{8R} \times [Q_0 + 2Q_1 + 4Q_2 + 8Q_3]$$

$$V_{out}^{max} = 5 \times \frac{R'}{8R} \times 15 \text{ Volt}$$

N.B. deve essere minore di 15 V, altrimenti l'op-amp taglia l'uscita

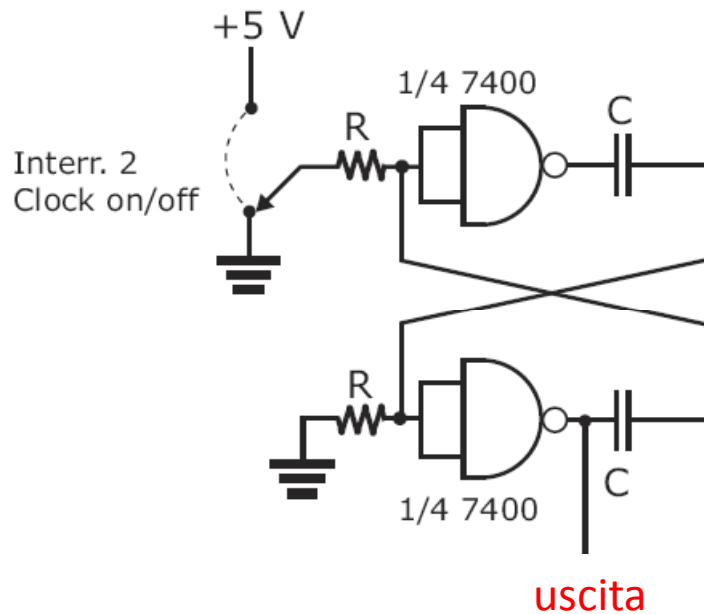
La tensione d'uscita e' quantizzata. L'altezza di un gradino vale

$$\Delta V_{out} = 5 \times \frac{R'}{8R} \text{ Volt}$$

Se si aumenta la sensibilita' (cioe' si abbassa il gradino), si riduce la tensione di uscita massima.

La precisione e la linearita' di questo dispositivo sono legate alla precisione dei rapporti di valore tra le resistenze; si comprende come questo renda notevolmente critico il dispositivo, specie se si vogliono convertire numeri con molti bits.

# Clock (multivibratore astabile)



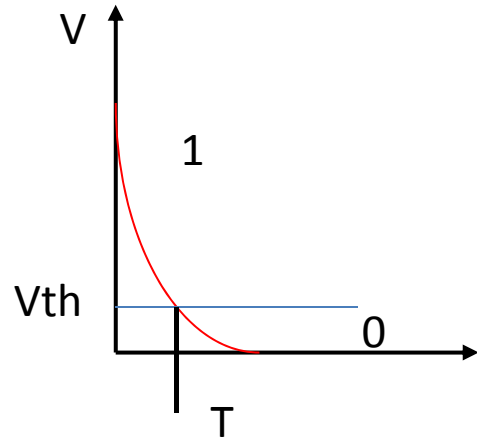
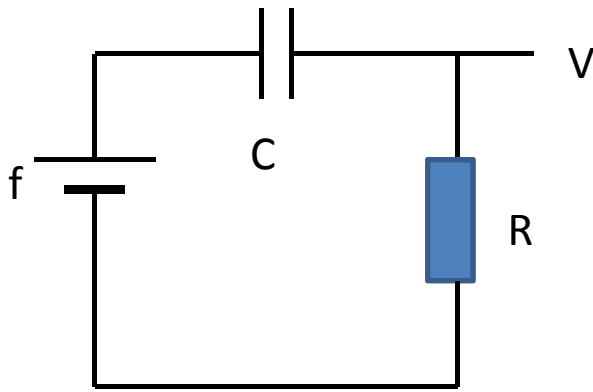
L'uscita di un NOT viene riportata sull'ingresso dell'altro NOT attraverso la rete RC. Questo comporta un certo ritardo legato al valore  $\tau=RC$  ed ai livelli di tensione di commutazione delle due porte.

Verificare che l'uscita sia proprio un'onda quadra.

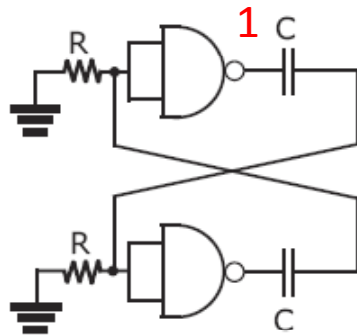
Misurare il periodo e confrontarlo con i valori scelti di R e C.

Cambiare il tau del circuito e ripetere la misura.

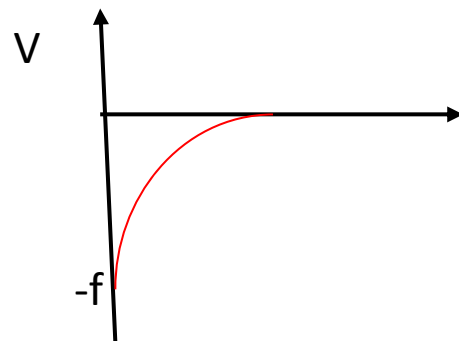
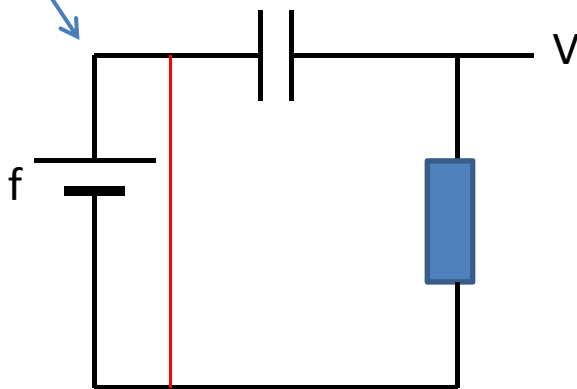
# Multivibratore astabile



0 logico  
corrisponde a  
cortocircuitare il  
generatore



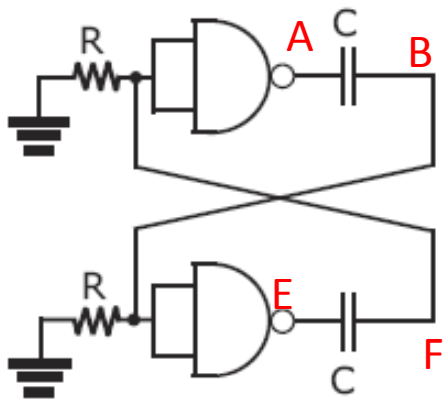
Diventa 0 dopo un  
tempo T



Durante la scarica  
rimane sempre 0  
logico

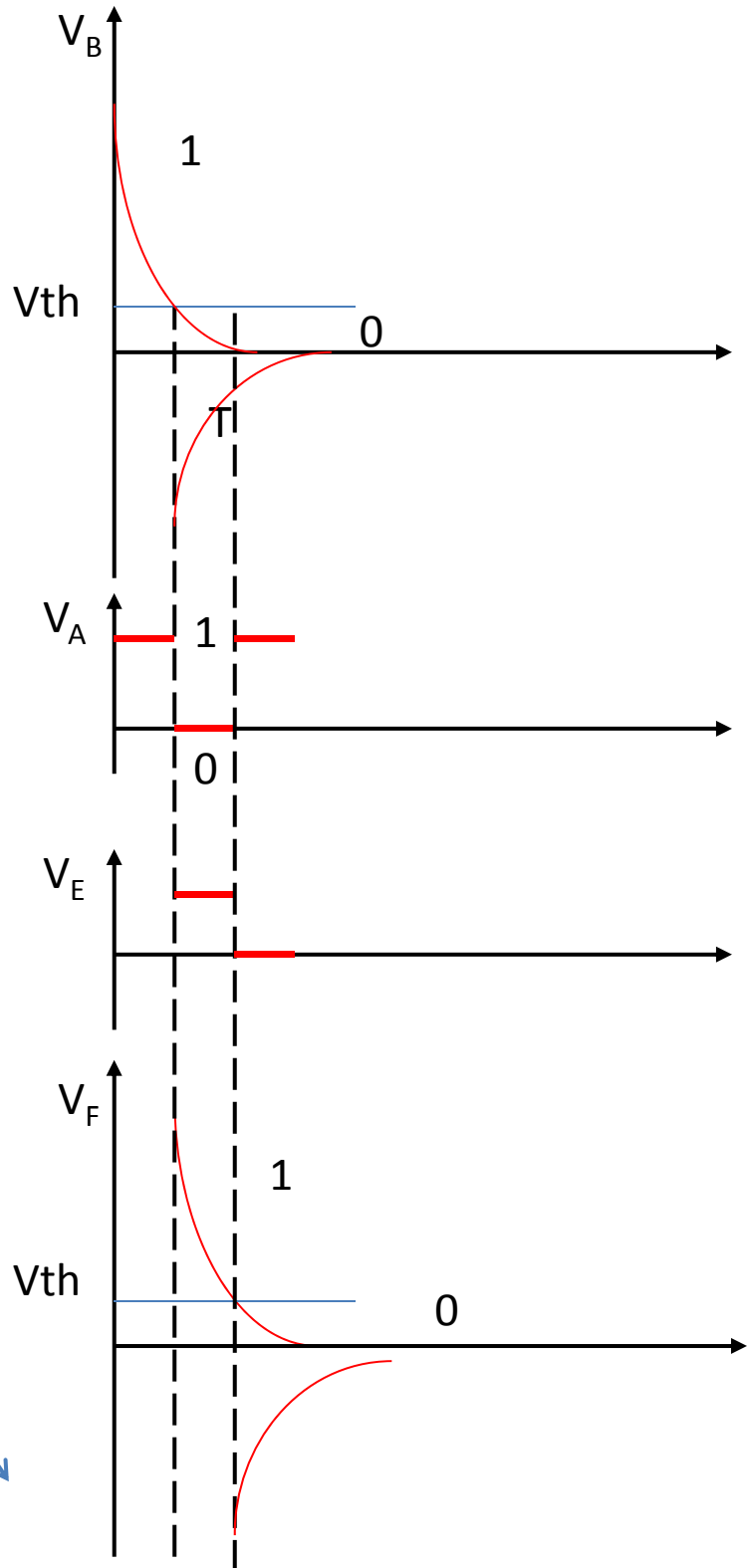
$$i = -\frac{f}{R} e^{-t/RC}$$

# Multivibratore astabile



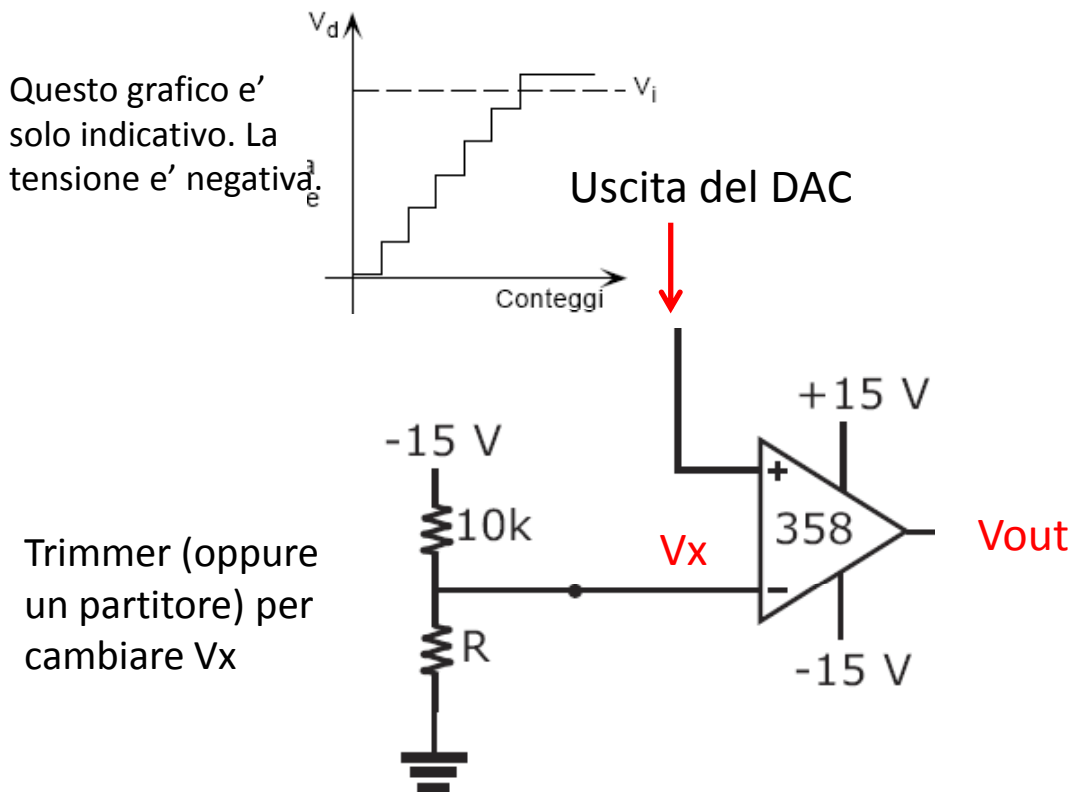
Diventa 0 dopo un tempo T

Durante la scarica rimane sempre 0 logico





# Comparatore analogico



Quando  $V_x$  (che e' negativo) e' minore dell'uscita del DAC (negativa) allora  $V_{out} = +15V$ .

Quando l'uscita del DAC diventa minore di  $V_x$ ,  $V_{out}$  commuta e diventa uguale a  $-15V$ . **Questo blocca il contatore.**

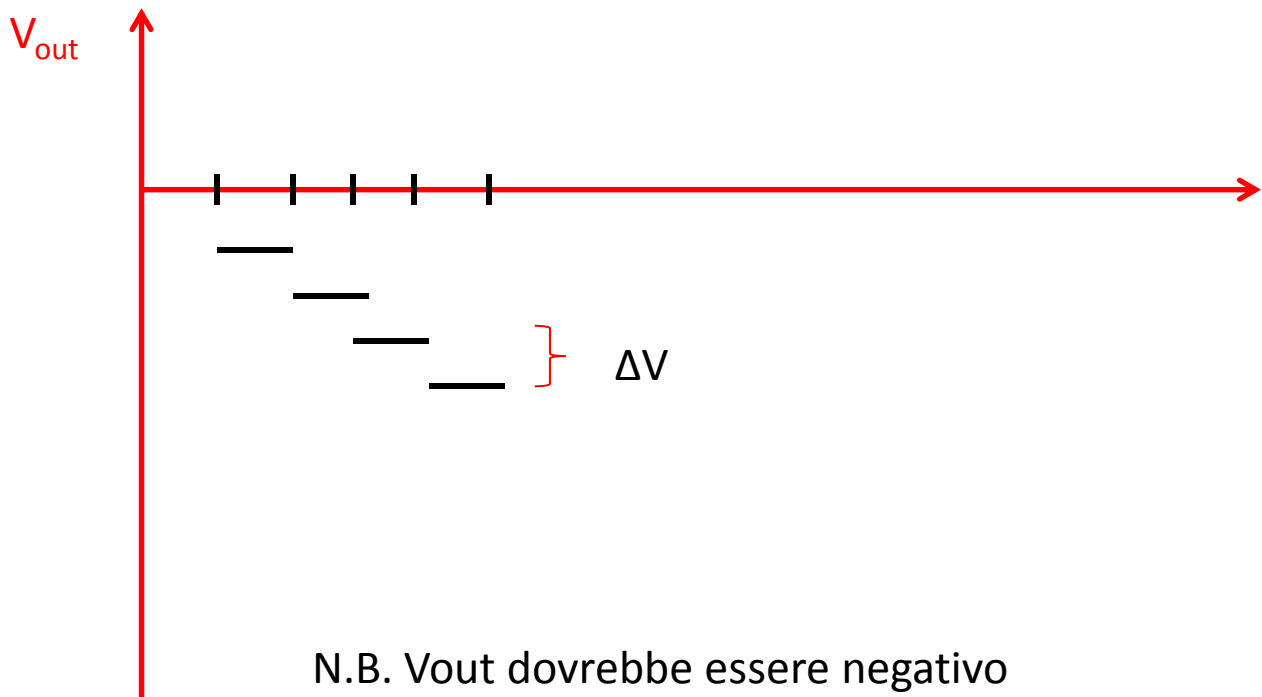
(se il ragionamento non e' chiaro, usate i moduli delle tensioni e rimpiazzate minore con maggiore)

N.B. La massima tensione che si puo' "comparare" e' pari alla massima tensione d'uscita del DAC.

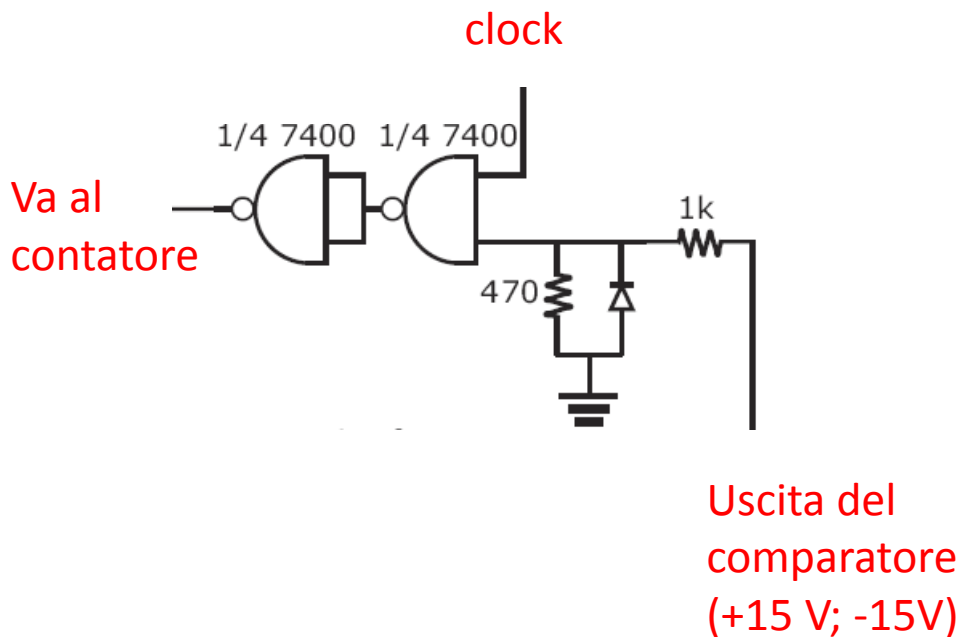
# Verifica del DAC e del contatore.

Dopo aver verificato il funzionamento del circuito collegate gli ingressi alle uscite del contatore. Inviando ora un clock a frequenza ragionevolmente elevata si potrà visualizzare sull'oscillografo l'andamento temporale della tensione d'uscita. Costruite un grafico della tensione d'uscita in funzione del numero contenuto nel contatore e verificate che la relazione sia approssimativamente lineare, confrontando il risultato con l'andamento atteso sulla base dei valori effettivi delle resistenze utilizzate.

Si deve anche tenere conto del fatto che le 4 uscite del clock non sono in genere esattamente uguali ai valori nominali dello standard TTL. Tipicamente un 1 logico produrrà uscite dell'ordine di 3 - 3.5 V; inoltre, in alcuni casi, i valori delle uscite non sono stabili, ma variano lievemente al variare del conteggio. Questo si traduce in un deterioramento complessivo della qualità del convertitore, che non inficia tuttavia il suo funzionamento.



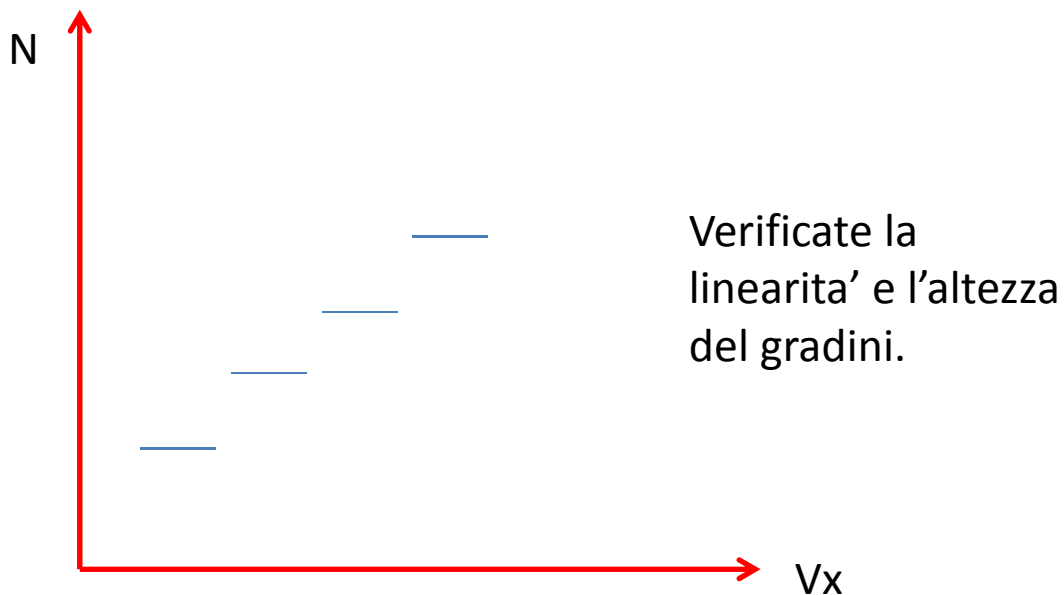
# Adattamento livello TTL e stop del clock



- Il partitore riduce i +15 V a + 5 V.
- Quando l'uscita e' -15 V, il diodo va in conduzione ed il livello di potenziale del catodo diventa di -0.6 V (cioe' zero logico).
- Quando all'ingresso del nand c'e' uno logico (+5 V), la sua uscita dipende dal valore del clock presente sull'altro ingresso.
- Quando invece all'ingresso del nand c'e' uno zero logico, l'uscita del nand e' sempre zero, qualunque sia il livello logico del clock. In questo modo il contatore viene bloccato e sui led rimane il numero corrispondente al valore di tensione che ha fatto scattare il comparatore.

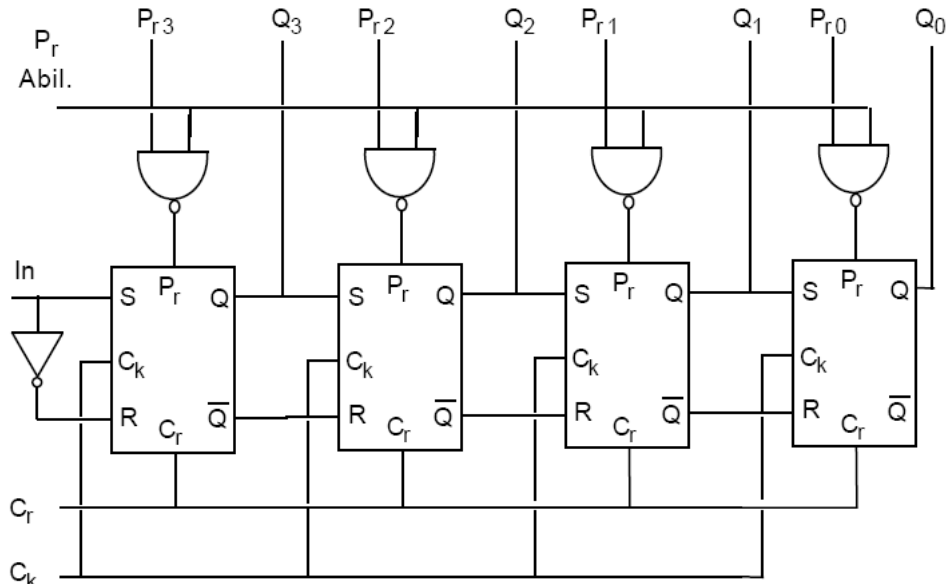
# Misure circuito completo

- Verificate il comportamento dell'ADC impostando qualche valore di  $V_x$ .
- Costruite il grafico:



# Shift register

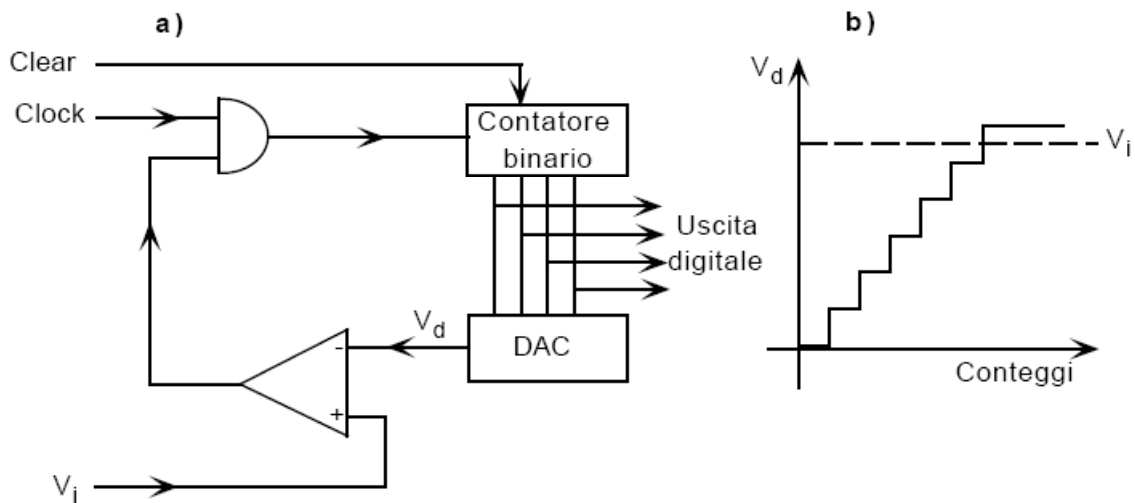
## Registro a scorrimento a 4 bit



Lo shift register (in italiano registro a scorrimento) è formato da  $n$  flip-flop di tipo J-K (o S-R) master-slave. Consente di memorizzare  $n$  bits, che possono essere caricati sia in modo seriale, attraverso l'ingresso di sinistra, sia in parallelo, attraverso gli ingressi di preset. Il contenuto può essere letto sia in parallelo, che in serie. Vediamo ora in dettaglio le varie operazioni possibili, riferendoci all'esempio in Fig. 7.30:

1. Azzeramento: si pone  $C_r = 0$ ,  $P_{rAbil} = 0$ ;
2. Caricamento parallelo:  $C_r = 1$ ,  $P_{rAbil} = 1$ ,  $P_{rj} = 1/0$ : i vari flip-flops vengono caricati con il contenuto presentato agli ingressi  $P_{rj}$ ;
3. Lettura parallela: si effettua dalle uscite  $Q_i$ ;
4. Caricamento seriale: si presenta il primo bit da caricare sull'ingresso seriale; fornendo un impulso di clock l'informazione viene caricata sul flip-flop  $F_4$ ; successivamente si presenta il secondo bit e si fornisce un secondo impulso di clock: il primo bit passa al flip-flop  $F_3$  e in  $F_4$  entra il secondo bit; continuando si possono caricare tutti i flip-flops;
5. Lettura seriale: fornendo ulteriori impulsi di clock i bits memorizzati si presentano successivamente sull'uscita  $Q_0$ .

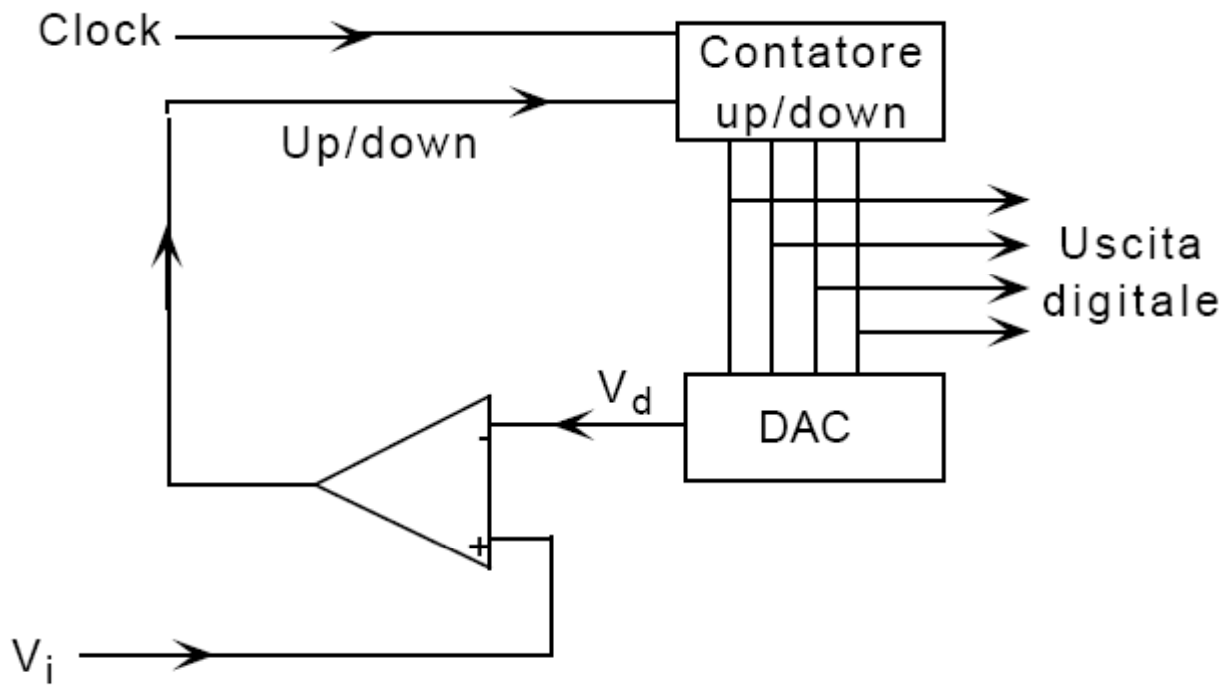
# ADC a pesiera



al valore di  $V_i$ . Naturalmente il dispositivo funziona correttamente solo se la tensione da convertire e' compresa tra 0 e la tensione massima di uscita del DAC,  $V_{1max}$ , corrispondente ad avere tutti 1 nel contatore.

Il tempo di risposta di questo dispositivo, ovvero il tempo necessario affinché l'uscita binaria arrivi al valore voluto e' chiaramente legato alla frequenza del clock, che deve essere adeguata ai tempi di risposta del contatore e del DAC. Esso inoltre non e' costante, ma cresce al crescere di  $V_i$ .

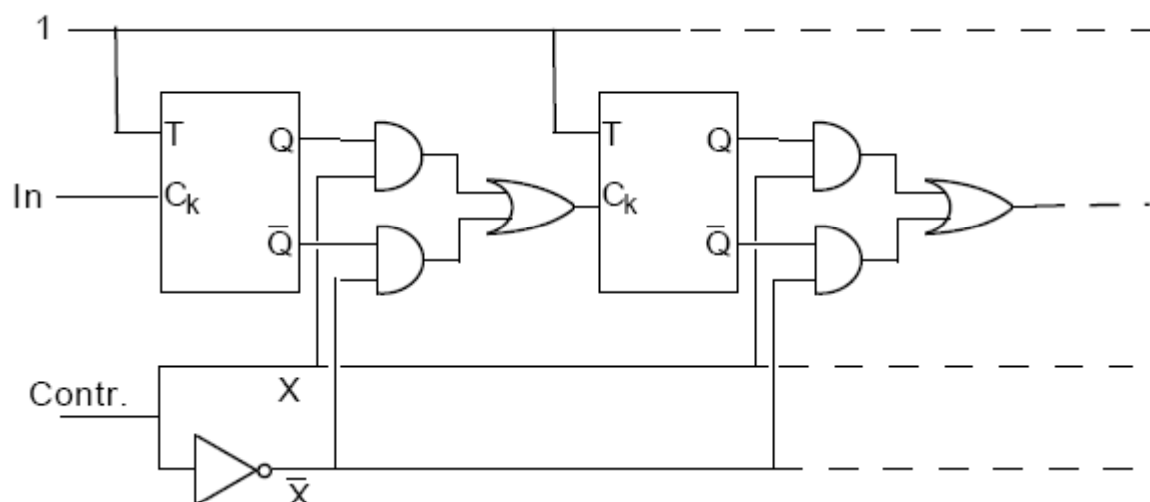
# Tracking ADC



Non serve in questo caso un segnale di azzeramento. Infatti si supponga che inizialmente l'uscita abbia un valore qualunque e che, corrispondentemente, l'uscita del DAC sia inferiore alla tensione d'ingresso  $V_a$ : l'uscita del comparatore e' allora positiva e il contatore conta in avanti, finche' l'uscita del DAC supera la tensione d'ingresso. Allora il contatore inverte il verso del conteggio, facendo tornare l'uscita del DAC ad un valore inferiore a  $V_a$ . In sostanza l'uscita oscillerà avanti e indietro di 1 bit attorno al valore corretto.

Un dispositivo di questo genere e' quindi particolarmente adatto per convertire una tensione variabile nel tempo; il tempo di conversione e' piccolo se le variazioni del segnale analogico sono piccole.

# Contatore avanti-indietro



**Contatore avanti-indietro.** Un contatore che possa effettuare un conteggio in entrambe le direzioni e' detto contatore avanti-indietro (*up-down* in inglese). Per contare all'indietro occorre che l'ingresso di clock di ogni stadio sia collegato all'uscita  $\bar{Q}$  dello stadio precedente, mentre il primo stadio resta invariato. In questo modo il primo stadio commuta ad ogni impulso, mentre gli stadi successivi commuteranno quando l'uscita  $\bar{Q}$  proveniente dallo stadio precedente passa da 1 a 0. E' facile ora convincersi che, partendo da uno stato iniziale qualunque del contatore, l'arrivo di un impulso provoca un decremento del contenuto (si noti che, partendo dallo stato iniziale 0000, si transisce allo stato 1111).

Un contatore avanti-indietro puo' essere realizzato come nello schema di Fig. 7.32: il segnale di controllo,  $X$ , determina la direzione del conteggio. In un contatore asincrono la frequenza massima di conteggio è limitata dal ritardo introdotto da ogni stadio, che deve dare il clock allo stadio successivo; ciò vuol dire che se arriva un impulso mentre il contatore non ha ancora commutato completamente, si perde il conteggio. Si può ovviare a questo inconveniente realizzando un contatore sincrono.