B Laurea in Fisica - Anno Accademico 2020-2021

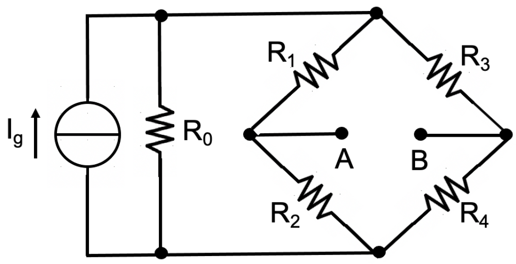
19 gennaio 2021 – Esonero del Laboratorio di Segnali e Sistemi

Nome : **Cognome :**

Matricola : **Canale/Prof :** **Gruppo Lab.:**

Riportate su questo foglio le risposte numeriche con la relativa unità di misura.

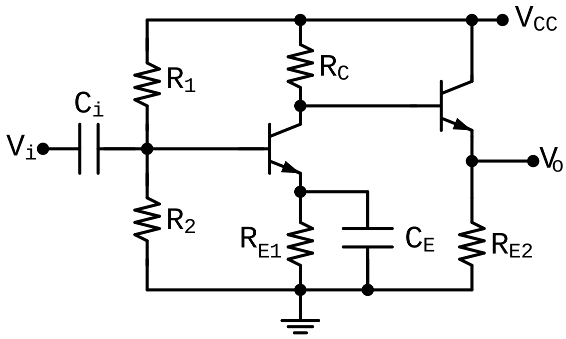
Esercizio 1. (8 punti)
Determinare la differenza di potenziale tra i punti A e B del circuito in figura. Trovare poi quale dovrebbe essere il valore della resistenza R_4 affinché la differenza di potenziale tra questi due punti sia nulla.



Dati numerici:
$I_g = 20\ mA$; $R_0 = 600\ \Omega$; $R_1 = 1\ k\Omega$; $R_2 = 3\ k\Omega$; $R_3 = 4\ k\Omega$; $R_4 = 2\ k\Omega$.

$V_{AB} =$ ________________
$R_4 =$ ________________

Esercizio 2. (8 punti)
Determinare la corrente di collettore dei due transistor del circuito rappresentato in figura. Trovare poi l'amplificazione di tensione complessiva a frequenze intermedie assumendo che il transistor si trovi a temperatura ambiente. (Suggerimento: tenete presente che la resistenza d'ingresso del secondo stadio è molto più grande della resistenza d'uscita del primo stadio).



Dati numerici:
$V_{CC} = 10\ V$; $R_1 = 8.3\ k\Omega$; $R_2 = 1.7\ k\Omega$; $R_C = 3.6\ k\Omega$; $R_{E1} = 1\ k\Omega$; $R_{E2} = 2.2\ k\Omega$.

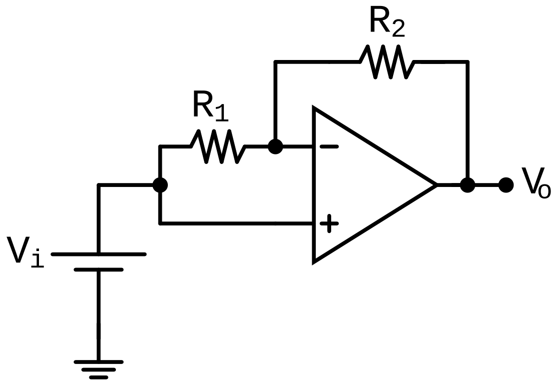
$I_{C1} =$ ________________
$I_{C2} =$ ________________
$A_V =$ ________________

Esercizio 3. (8 punti)
Progettare con un amplificatore operazionale un circuito che possa amplificare di 5 volte la media aritmetica di tre segnali, cioè che possa fornire in uscita un segnale pari a:

$$V_o = 5 \times \frac{V_1 + V_2 + V_3}{3}$$

N.B. il compito prosegue sull'altra facciata del foglio

Esercizio 4. (8 punti)
Trovare la tensione di uscita V_o del circuito riportato a lato. Si faccia l'approssimazione di amplificatore operazionale ideale.



Dati numerici:
$V_i = 5\ V$; $R_1 = 1\ k\Omega$; $R_2 = 2\ k\Omega$.

$V_o =$ ________________

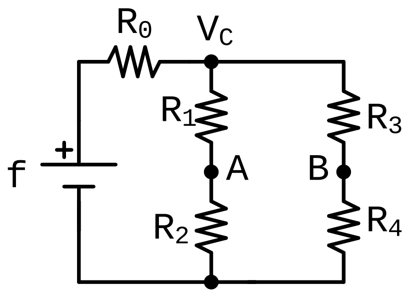
Esercizio 5. (8 punti)
Si costruisca con porte logiche elementari un circuito rilevatore di numeri primi per un sistema binario a 3 bit. L'uscita del circuito deve essere una variabile pari a 1 logico ogni volta che viene individuato un numero primo.
Si scriva dapprima la tavola della verità del circuito, poi l'equazione in forma canonica e poi, dopo aver ridotto l'equazione ai minimi termini tramite l'algebra di Boole oppure le mappe di Karnaugh, si implementi il circuito.

$Y =$ ________________

Soluzioni Esonero di Lab S.S. del 19-1-2021 - B

Soluzione Esercizio 1

Innanzitutto trasformiamo il generatore di corrente in un generatore di tensione applicando il teorema di Thevenin ai capi del generatore di corrente. Abbiamo:



$f = I_g \times R_0 = 20 \cdot 10^{-3} \times 600 = 12\ V; \quad R_{eq} = R_0$

Poi dobbiamo trovare il potenziale V_C. Dal punto di vista del generatore f le due resistenze R_1 e R_2 sono in serie, e lo stesso dicasi per le resistenze R_3 e R_4. A loro volta le due serie sono tra loro in parallelo, quindi possiamo introdurre un resistenza R_P pari a:

$$R_P = \frac{(R_1 + R_2) \times (R_3 + R_4)}{R_1 + R_2 + R_3 + R_4} = \frac{(1+3) \times (4+2) \cdot 10^3}{1+3+4+2} = 2.4\ k\Omega.$$

Quindi: $V_C = f \times \frac{R_P}{R_0 + R_P} = 12 \times \frac{2.4}{0.6+2.4} = 9.6\ V;$

Da V_C si ricava: $V_A = V_C \times \frac{R_2}{R_1+R_2} = 9.6 \times \frac{3}{1+3} = 7.2\ V$ e $V_B = V_C \times \frac{R_4}{R_3+R_4} = 9.6 \times \frac{2}{4+2} = 3.2\ V.$

$\Rightarrow V_{AB} = V_A - V_B = 7.2 - 3.2 = 4.0\ V.$

Affinché V_{AB} sia nulla si deve avere lo stesso rapporto di partizione tra le resistenze, ovvero:

$$\frac{R_2}{R_1 + R_2} = \frac{R_4}{R_3 + R_4} \ \Rightarrow\ R_4 = R_3 \times \frac{R_2}{R_1} = 4 \times \frac{3}{1} = 12\ k\Omega.$$

Soluzione Esercizio 2

Iniziamo con il calcolare il potenziale della base del primo transistor facendo l'approssimazione di trascurare la corrente di base rispetto a quella che scorre nel partitore R_1, R_2:

$$V_B \simeq V_{CC} \times \frac{R_2}{R_1 + R_2} = 10 \times \frac{1.7}{8.3 + 1.7} = 1.7\ V$$

Facciamo l'ipotesi che il transistor sia nella zona attiva, di conseguenza $V_{BE} \approx 0.7\ V$ e $I_C \approx I_E$. Ne consegue che $V_E = V_B - V_{BE} = 1.7 - 0.7 = 1.0\ V$.

$$\Rightarrow I_{C_1} \approx I_E = \frac{V_E}{R_E} = \frac{1.0}{1000} = 1.0\ mA$$

$$V_{CE_1} = V_{CC} - R_C \times I_{C_1} - V_{E_1} = 10 - 3.6 \cdot 10^3 \times 1 \cdot 10^{-3} - 1.0 = 5.4\ V$$

$$V_{C_1} = V_{B_2} = V_{CC} - R_C \times I_{C_1} = 10 - 3.6 \cdot 10^3 \times 1 \cdot 10^{-3} = 6.4\ V.$$

Anche il secondo transistor sarà nella zona attiva, quindi $V_{BE_2} = 0.7\ V$, pertanto:

$$V_{E_2} = V_{B_2} - V_{BE_2} = 6.4 - 0.7 = 5.7\ V \quad \Rightarrow \quad I_{C_2} \approx I_{E_2} = \frac{V_{E_2}}{R_{E_2}} = \frac{5.7}{2.2 \cdot 10^3} = 2.6\ mA$$

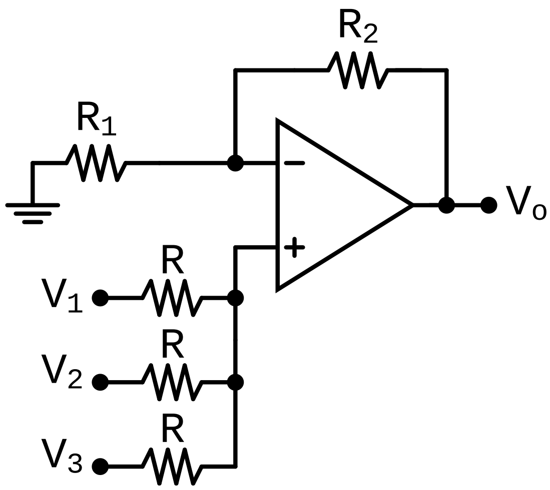
Per trovare l'amplificazione totale, notiamo che il secondo stadio è un emitter follower, quindi la sua amplificazione di tensione è circa uno; inoltre, dato che la sua resistenza d'ingresso è molto maggiore della resistenza d'uscita del primo stadio, di fatto l'amplificazione totale coincide con quella del primo stadio.
A frequenze intermedie l'emettitore del primo stadio viene cortocircuitato a massa dal condensatore C_E, quindi possiamo usare le formule dell'amplificazione con l'emettitore a massa:

$$\Rightarrow A_V = -\frac{I_{C_1}}{V_T} \times R_C = -\frac{1 \cdot 10^{-3}}{25 \cdot 10^{-3}} \times 3.6 \cdot 10^3 = -144$$

Soluzione Esercizio 3

Un possibile circuito potrebbe essere un sommatore non invertente a tre ingressi come quello illustrato in figura. Le resistenze R dei tre ingressi devono essere le stesse e non ha molto importanza il loro valore, mentre le resistenze R_2 e R_1 devono essere scelte in modo tale che il loro rapporto sia uguale a 4. Infatti la tensione d'uscita di questo circuito è pari a:

$$V_o = (1 + \frac{R_2}{R_1}) \times \frac{V_1 + V_2 + V_3}{3}$$



Soluzione Esercizio 4

La tensione d'uscita di questo circuito è pari alla tensione d'ingresso V_i. Vi sono diversi modi di spiegare questa cosa. Ad esempio si può notare che sull'ingresso non invertente c'è la tensione V_i, quindi la stessa tensione deve essere presente sull'ingresso invertente. A questo punto si può notare che ai capi della resistenza R_1 c'è lo stesso potenziale, quindi su questa resistenza non scorre corrente. Di conseguenza anche sulla resistenza R_2 non deve scorrere corrente, ma dato che su un capo di R_2 c'è la tensione V_i, per non scorrere corrente anche sull'altro capo ci deve essere la stessa tensione, quindi $V_o = V_i$. I valori delle resistenze R_1 e R_2 non hanno alcuna importanza.

Soluzione Esercizio 5

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

I numeri primi compresi tra 0 e 7 sono: 2, 3, 5 e 7. L'uno non è un numero primo e tanto meno lo è lo zero, come qualcuno chiedeva durante lo svolgimento del compito. Iniziamo con lo scrivere la tavola della verità di questo circuito logico dove l'uscita è uguale a 1 in corrispondenza di un numero primo.

L'equazione in forma canonica è la seguente:

$$Y = \bar{A} \cdot B \cdot \bar{C} + \bar{A} \cdot B \cdot C + A \cdot \bar{B} \cdot C + A \cdot B \cdot C$$

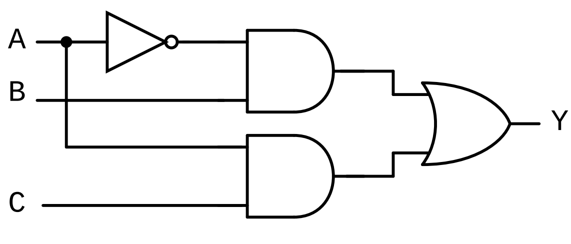
Usando l'algebra di Boole si può fare la semplificazione:

$$Y = \bar{A} \cdot B \cdot (\bar{C} + C) + A \cdot C \cdot (\bar{B} + B) = \bar{A} \cdot B + A \cdot C$$

AB \ C	0	1
00	0	0
01	1	1
11	0	1
10	0	1

Invece se usiamo la mappa di Karnaugh per ridurre l'equazione ai minimi termini, abbiamo:

$$Y = \bar{A} \cdot B + A \cdot C$$



Il circuito realizzato con porte logiche elementari è il seguente: