

Laboratorio di Segnali e Sistemi

- Esercitazione -6 -

Elettronica digitale: porte logiche



Claudio Luci
SAPIENZA
UNIVERSITÀ DI ROMA

last update : 070117

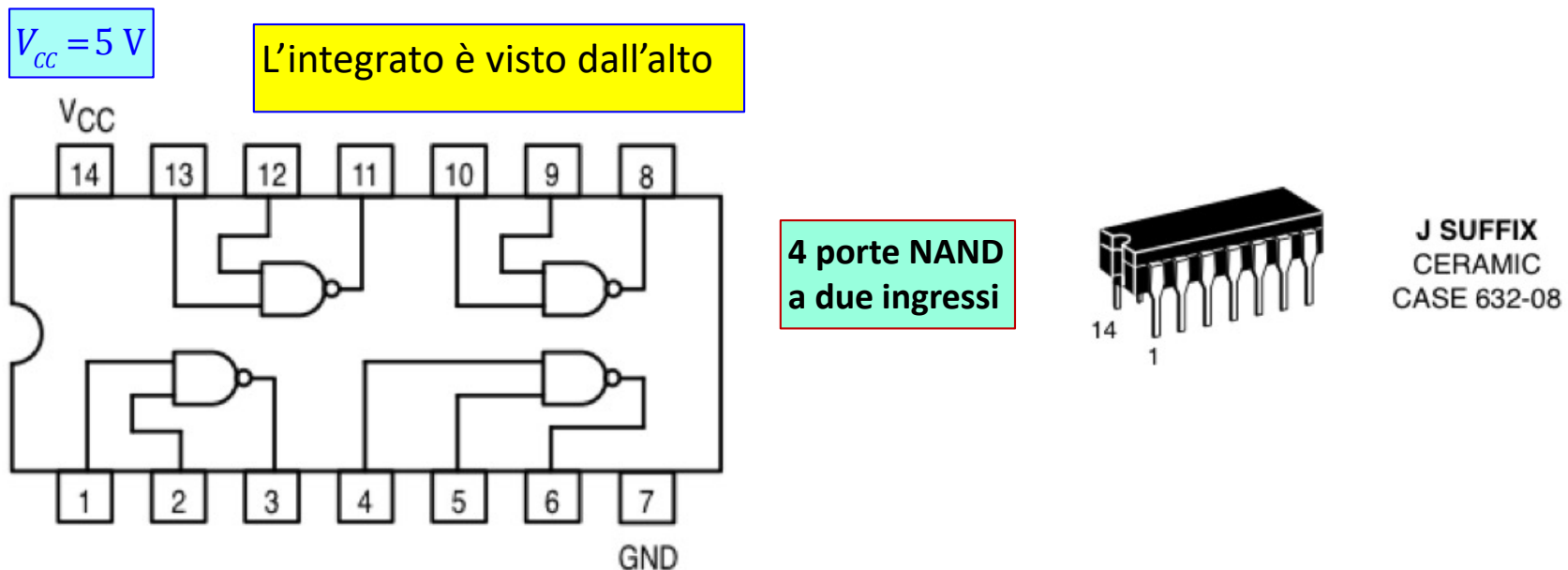
Argomenti dell'esercitazione:

- Misura del livello di commutazione delle porte logiche TTL
- Realizzazione di un circuito XOR con porte NAND
- Costruzione di un segnale logico complementare usando un sommatore invertente realizzato con un amplificatore operazionale
- Realizzazione di un flip-flop SR con porte NAND
- Realizzazione di un DAC a pesiera (facoltativo, anticipo della prossima esercitazione)

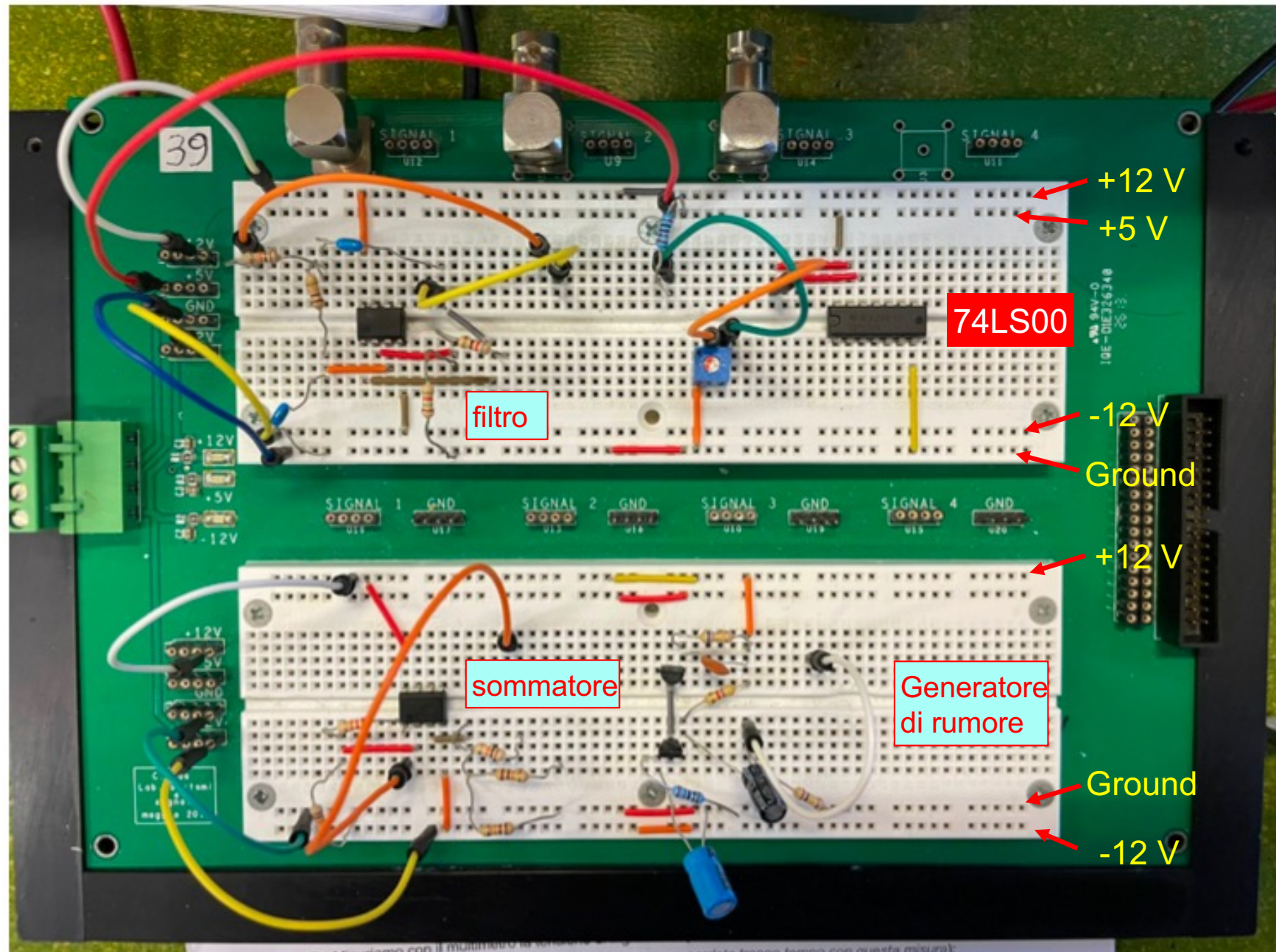
Questa relazione non va consegnata. Questi argomenti, cioè le misure fatte in laboratorio, potranno essere presentati come appendice della prossima relazione sulla costruzione di un ADC.
(eccetto il DAC, che è parte integrante della prossima relazione)

Introduzione

- ❑ Questa esercitazione è dedicata allo studio dei circuiti logici. Utilizzeremo un integrato della serie 74, in particolare il **74LS00**, costituito da 4 porte NAND.
- ❑ Queste porte logiche devono essere alimentate con una tensione di 5 V, mentre il piedino GND deve essere collegato a massa. **Per i 5V utilizzate il “canale” 5 V della breadboard perché i 12 V serviranno per alimentare l’amplificatore operazionale.**
- ❑ Normalmente gli ingressi delle porte logiche (tranne il primo esperimento) dovranno essere collegati a 5 V (1 logico) oppure a 0 V (0 logico). Si noti che lo 0 logico significa collegare l’ingresso a massa e non lasciarlo volante.
- ❑ Per visualizzare rapidamente il livello delle uscite si possono utilizzare dei LED, protetti con una resistenza dell’ordine di 500 Ohm collegati a massa.

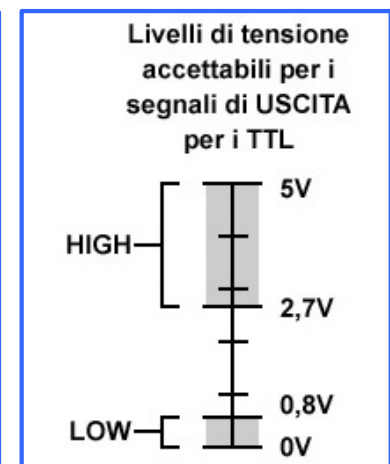
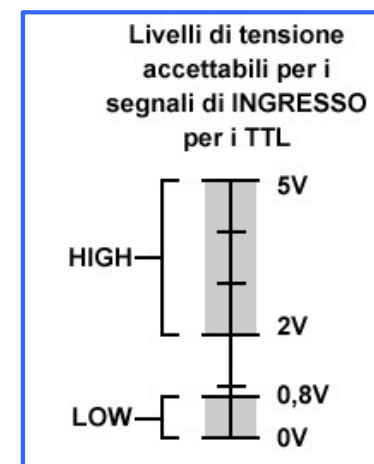
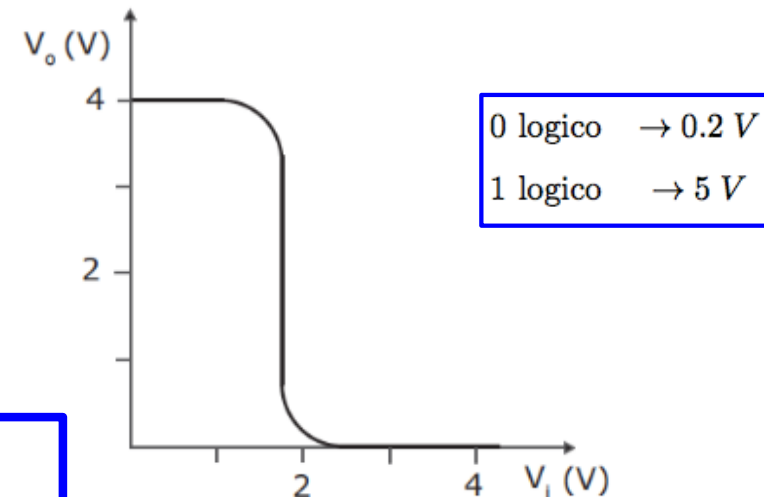
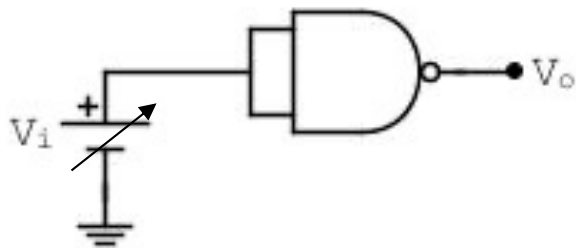


Un esempio di circuito



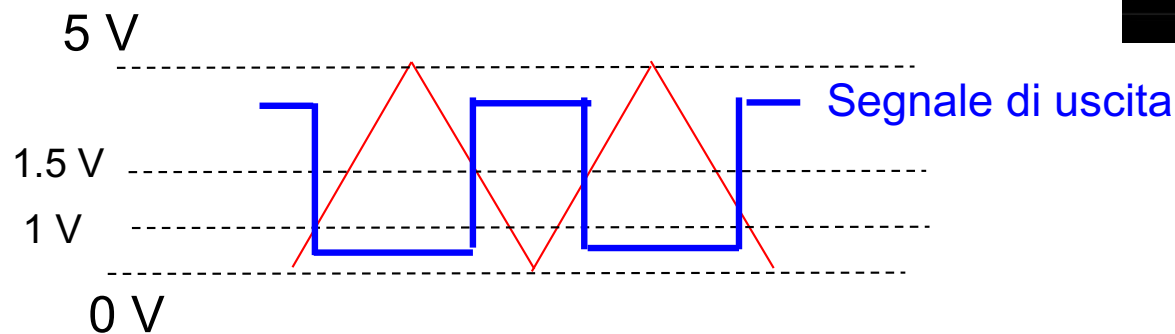
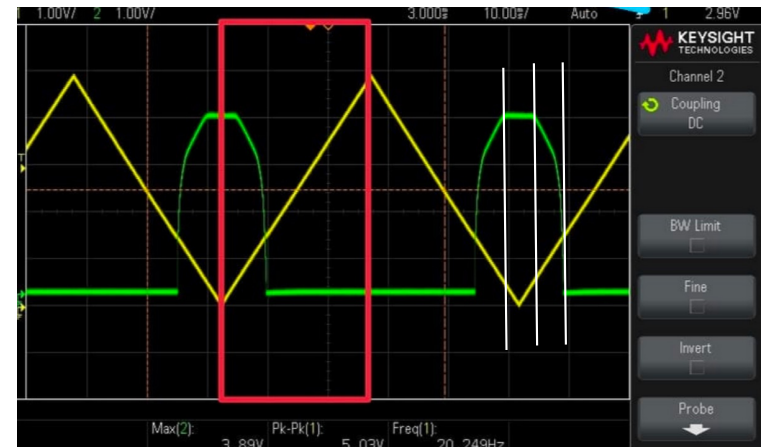
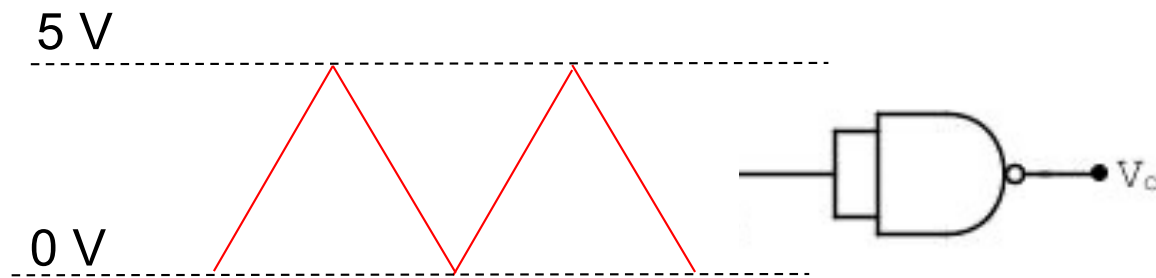
Livello di commutazione delle porte logiche TTL

- ❑ Studiamo il livello di commutazione di una porta NOT (costruita utilizzando un NAND del 7400)
- ❑ Mandiamo in ingresso una tensione variabile tra 0 e 5 V, ottenuta da una delle uscite dell'alimentatore, diversa da quella utilizzata per alimentare l'integrato.
- ❑ Misuriamo con il multimetro la tensione di ingresso e quella di uscita della porta NOT.
- ❑ Costruite il grafico seguente (*molto rapidamente, non perdetevi troppo tempo con questa misura*):



Livello di commutazione delle porte logiche TTL

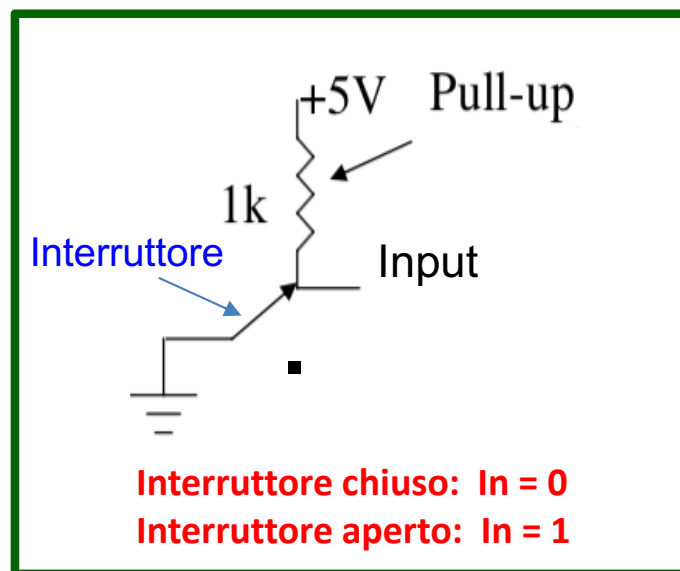
- ❑ Provate a fare la stessa misura utilizzando un segnale a dente di sega che varia tra 0 V e 5 V (dovete regolare l'offset del generatore in modo da avere il valor medio del segnale uguale a 2.5 V; **nei nuovi generatori dovete impostare 1.25 V come offset**)
- ❑ Visualizzate con l'oscilloscopio il segnale d'ingresso (dente di sega) e l'uscita della porta NOT. Fate attenzione ad avere la modalità DC sull'oscilloscopio.
- ❑ Regolate la frequenza in modo da poter vedere in uscita la commutazione tra i due livelli in funzione del valore di tensione del segnale d'ingresso.
- ❑ Misurate con i cursori i valori di tensione delle transizioni. Riportate nella relazione anche uno screenshot.



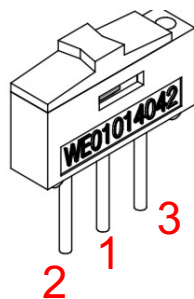
N.B. il segnale di uscita non è ben definito come nello sketch a fianco. Trovare anche per quali valori della tensione del segnale di ingresso si ha il plateau del segnale d'uscita.

Circuito di pull-up

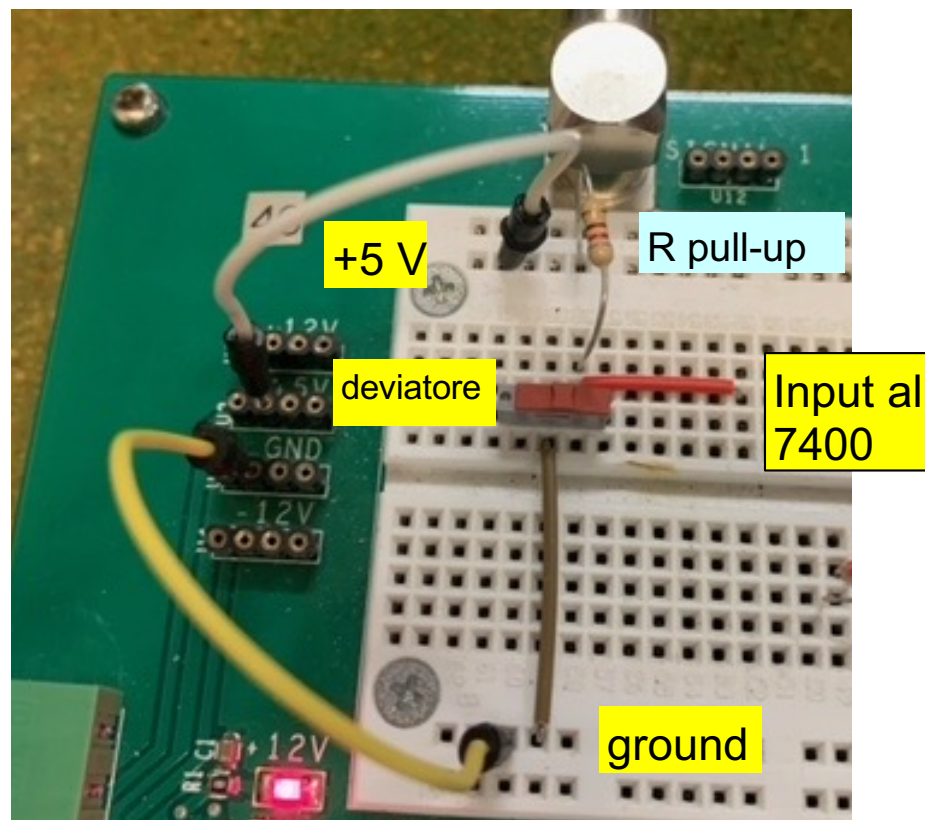
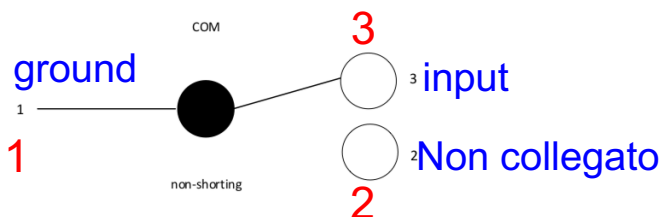
- ❑ Per realizzare gli ingressi (statici) si può utilizzare un circuito di pull-up, dove c'è una resistenza di protezione di 1 k Ω



L'Interruttore si può fare con un filo "volante" oppure con un deviatore che si può inserire nella basetta e che trovate nel cassetto del contatore **7493**.



I pin 2 e 3 sono simmetrici, potete scambiarli senza problemi.



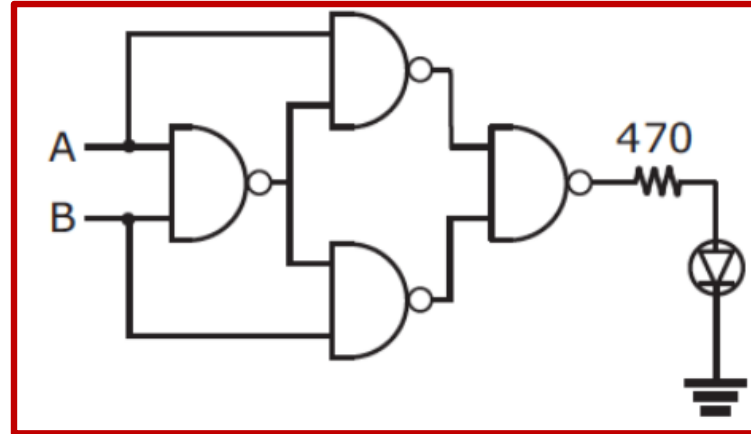
il centrale del deviatore va collegato a massa, mentre uno dei "lateral" va collegato alla resistenza di pull-up. L'altro laterale **NON** va collegato.

Realizzazione di un circuito XOR con porte NAND

- ❑ Costruite il circuito OR esclusivo (XOR) come mostrato in figura.
- ❑ Verificate la tavola della verità applicando agli ingressi A e B i livelli logici 0 oppure 1 utilizzando due circuiti con resistenza di Pull-up

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	0

$$Q = (\bar{A} * B) + (A * \bar{B})$$



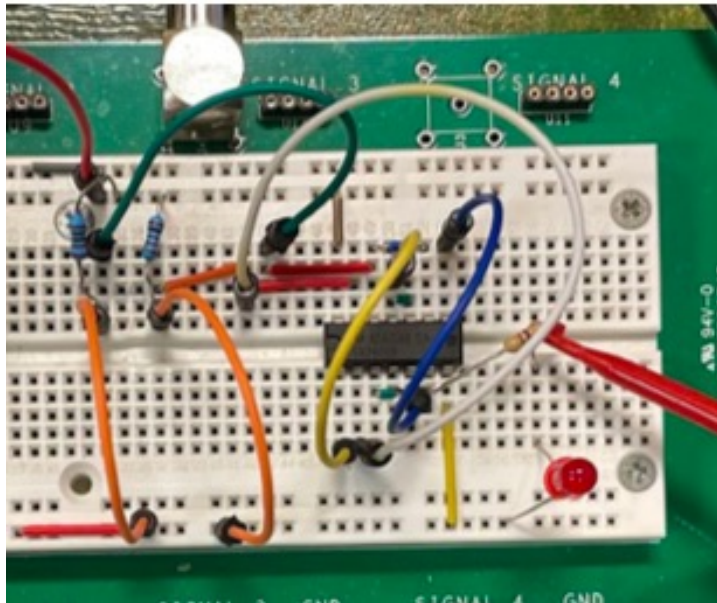
$$Q = \overline{(A \cdot AB)} \cdot \overline{(B \cdot AB)}$$

$$\begin{aligned} &= A \cdot \overline{AB} + B \cdot \overline{AB} = A \cdot (\bar{A} + \bar{B}) + B \cdot (\bar{A} + \bar{B}) = \\ &= A\bar{A} + A\bar{B} + B\bar{A} + B\bar{B} = A\bar{B} + B\bar{A} \end{aligned}$$

Verificate i livelli di uscita anche con il multimetro, non fidatevi solo del LED

Mettete l'ingresso A a uno e sull'ingresso B mandate l'uscita TTL del generatore (onda quadra tra 0 V e 5 V, nel generatore la trovate come un sottomenu dell'onda quadra) e guardate con l'oscilloscopio l'entrata B e l'uscita Q

Un esempio di XOR



ingresso A a uno e sull'ingresso B mandate l'uscita TTL del generatore, e guardate con l'oscilloscopio l'entrata B e l'uscita Q

Potenziale dell'uscita misurata con il multimetro

	valore	σ	unità	Stato logico (Q)
$V_{out,00}$	96.0	0.1	mV	0
$V_{out,01}$	3.93	0.02	V	1
$V_{out,10}$	3.93	0.02	V	1
$V_{out,11}$	92.0	0.1	mV	0

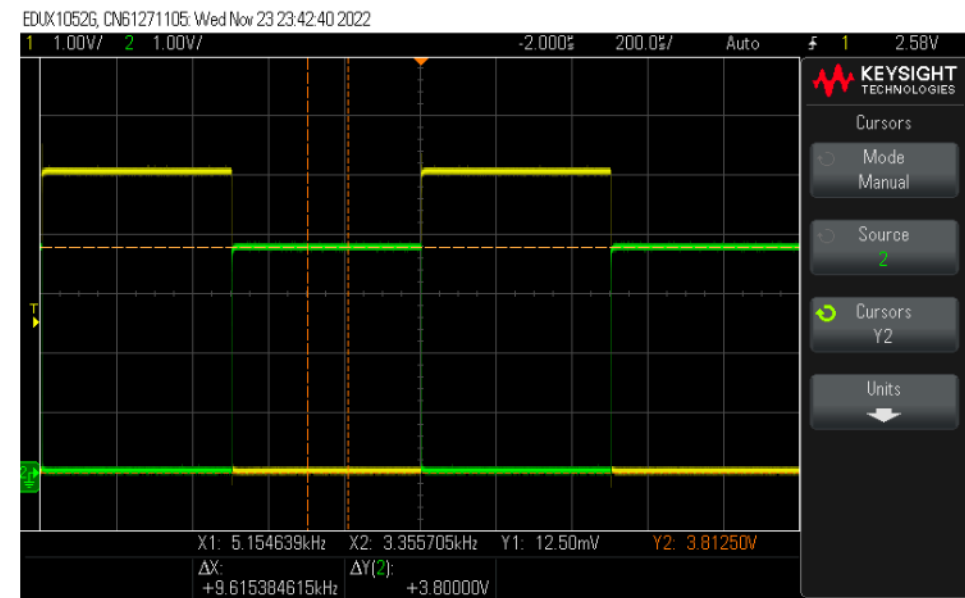
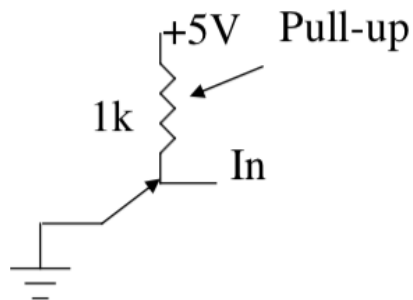


Figura 7: Immagine dell'oscilloscopio del circuito XOR; sul canale 1 (in giallo) è riportato il segnale dell'entrata B, sul canale 2 (in verde) si riporta il segnale d'uscita Q

Circuito di debouncing

- ❑ Per fornire il clock ai circuiti che costruirete potete usare l'uscita TTL del generatore, oppure potete fornire il clock "a mano" collegando l'ingresso di clock a 5 V (uno logico) oppure a massa (0 logico).
- ❑ Però durante la disconnessione del cavo (una sorta di interruttore) l'ingresso di clock si viene a trovare in uno stato indefinito. Per evitare ciò si utilizza un circuito di **Pull-up** come in figura.
- ❑ Tuttavia anche il Pull-up ha degli inconvenienti quando si utilizza un interruttore meccanico (il filo volante), quindi è meglio usare un circuito di **debouncing** (ad esempio come quello indicato in figura) che smorza i segnali ad alta frequenza attraverso la carica o scarica di un condensatore (filtro passa basso).

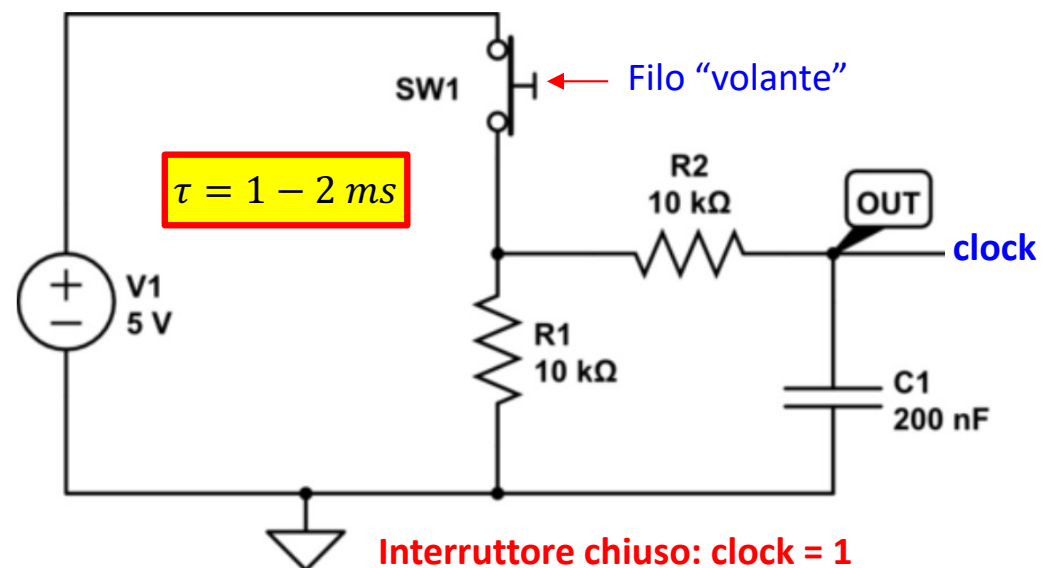
Per realizzare gli ingressi (statici) utilizzare dei collegamenti fatti in questo modo:



Interruttore chiuso: In = 0
Interruttore aperto: In = 1

Interruttore = filo "volante"

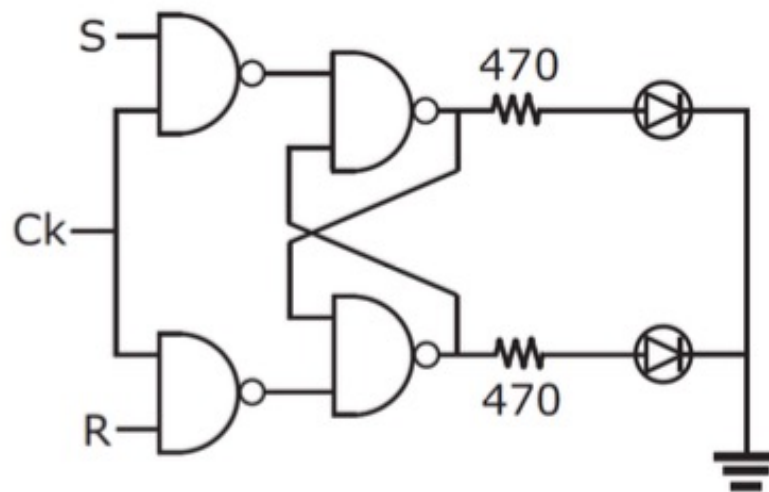
Circuito di debouncing



Interruttore chiuso: clock = 1
Interruttore aperto: clock = 0

Flip-flop SR

- ❑ Costruite il circuito in figura e verificate la tavola della verità.
- ❑ Per fare ciò conviene utilizzare il clock fornito manualmente come spiegato in precedenza.
- ❑ Si mette il clock a zero, si impostano gli ingressi ai valori voluti, si misura la tensione in uscita, poi si mette il clock a uno, lo si riporta a zero e si misura di nuovo la tensione in uscita.
- ❑ Verificate poi con l'oscilloscopio il comportamento del flip-flop, come spiegato in seguito.



S_n	R_n	Q_{n+1}
0	0	Q_n
1	0	1
0	1	0
1	1	?

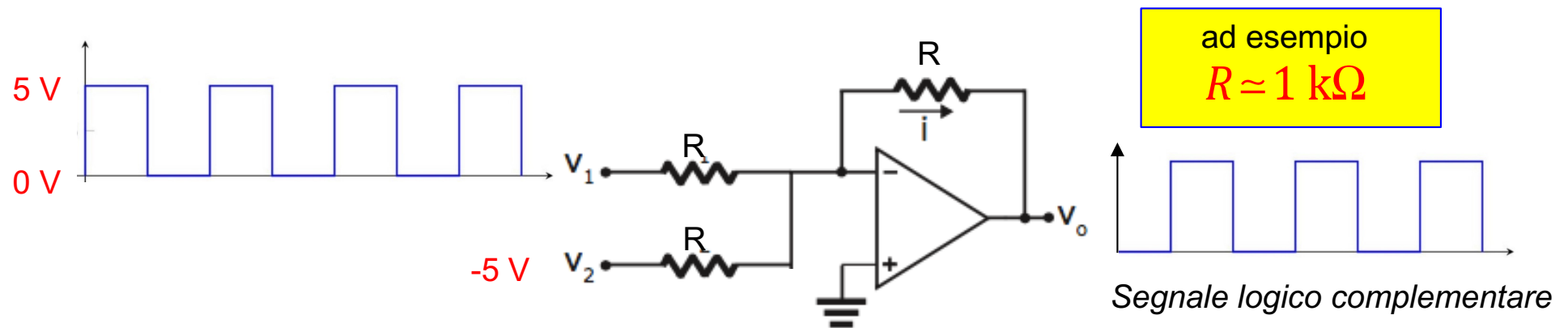
Per verificare con l'oscilloscopio il comportamento dell'uscita al variare dei segnali S e R, mettere il clock a 1 e mandare su S e R due segnali complementari (quando S sta a 1, R sta a 0 e viceversa). Mandate sul canale 1 dell'oscilloscopio prima S e poi R, mentre sul canale 2 mandate l'uscita del Flip-Flop.

Dovreste vedere che l'uscita è in fase con S mentre è sfasata rispetto a R.

Dato che sul generatore non si può avere un segnale logico e il suo complementare, possiamo usare un sommatore invertente a due ingressi per costruire il segnale complementare

Segnale logico complementare

- ❑ Abbiamo bisogno di un segnale logico che sia il complemento logico di quello che otteniamo dal generatore di segnali. Per fare questo costruiamo rapidamente un sommatore invertente a due ingressi.
- ❑ Per fare questo usate un altro opamp (e non i due che avete sulla basetta per il filtro VCVS e il sommatore non invertente a tre ingressi). Questo sommatore invertente lo potrete poi usare, modificandolo, per costruire il DAC a pesiera.



Potete ottenere il livello di -5 V partendo dall'alimentazione di -12 V e usando un partitore o un trimmer

Controllate con l'oscilloscopio che il segnale in uscita sia proprio il complemento del segnale in entrata. Potete usare una frequenza di 100-200 Hz. Se non dovesse andare bene potete cambiarla.

Esempio segnale complementare

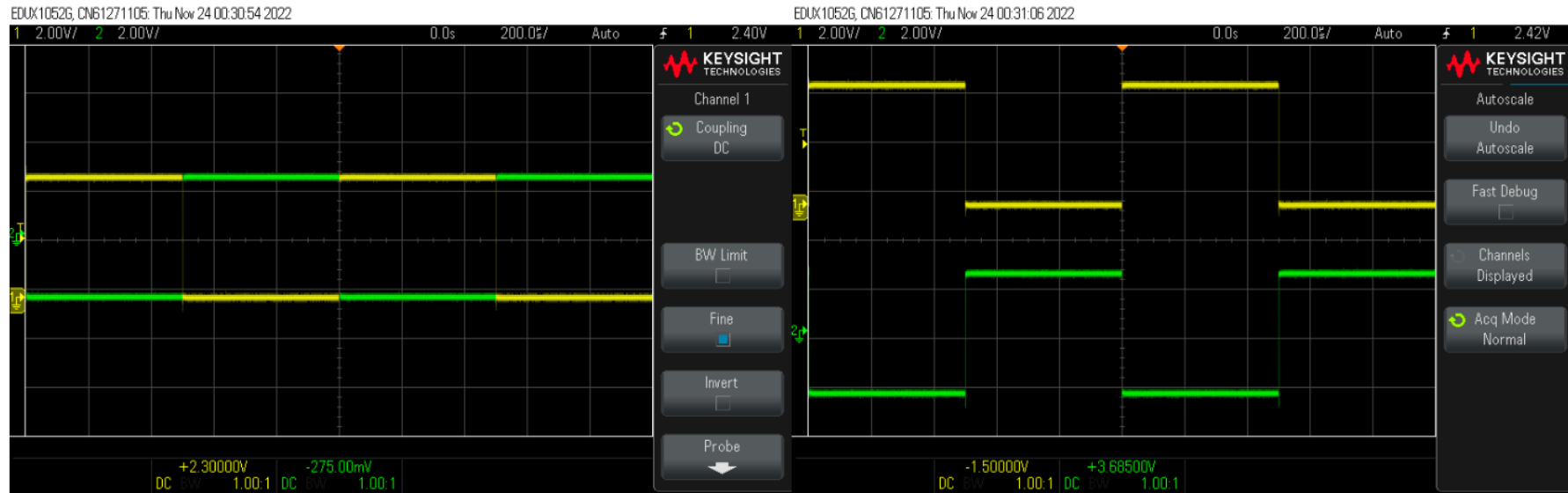


Figura 15: Nelle figure è riportata l'immagine dell'oscilloscopio in cui si nota come il segnale d'uscita, in verde, sia effettivamente il complementare del segnale d'entrata, in giallo

Esempio flip-flop

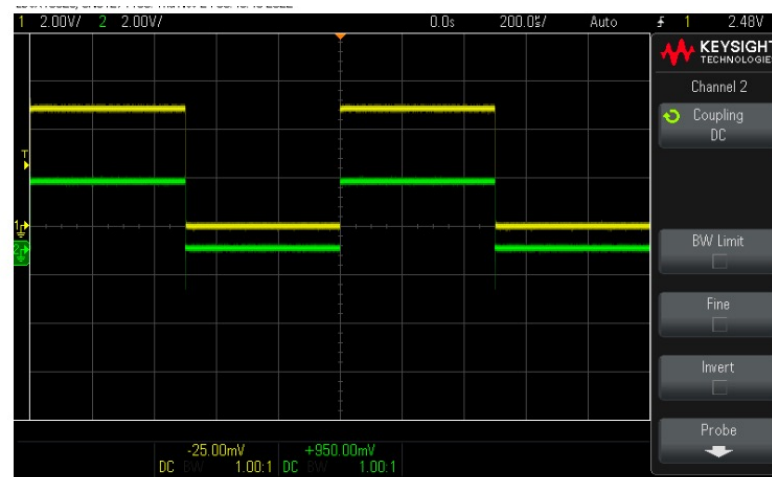


Figura 16: Nella figura è riportata l'immagine dell'oscilloscopio in cui si nota che l'uscita, segnale in verde, è in fase con il segnale d'ingresso, in giallo

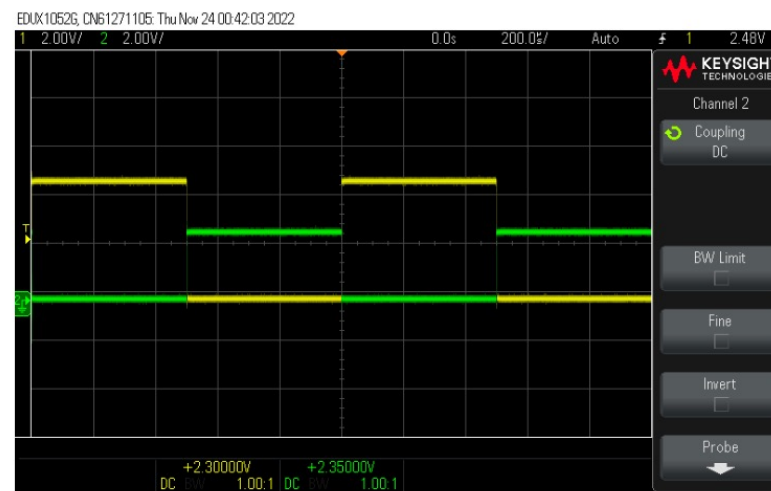
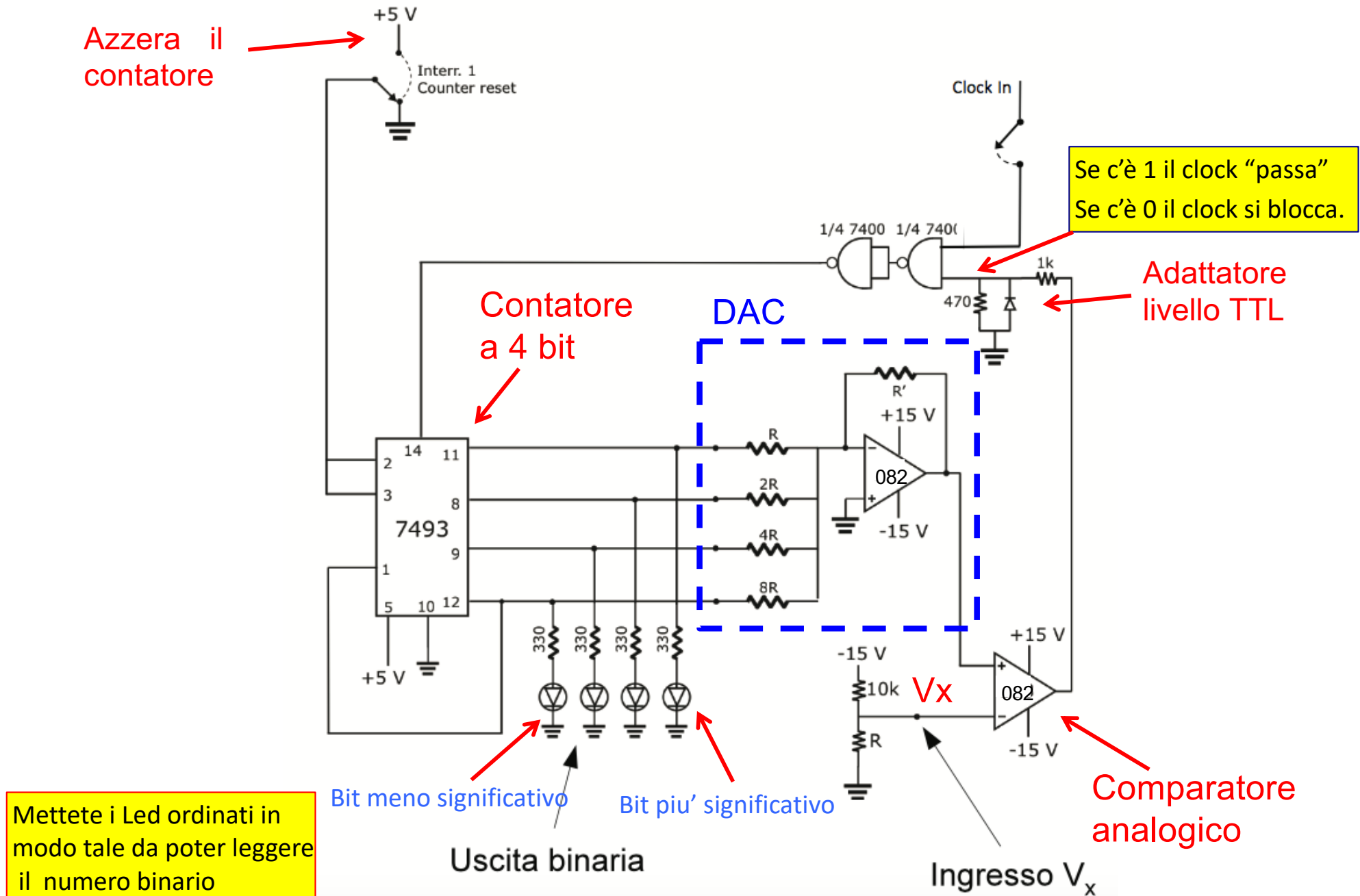


Figura 17: Nella figura è riportata l'immagine dell'oscilloscopio in cui si nota come l'uscita, segnale in verde, sia sfasata rispetto al segnale d'ingresso, in giallo

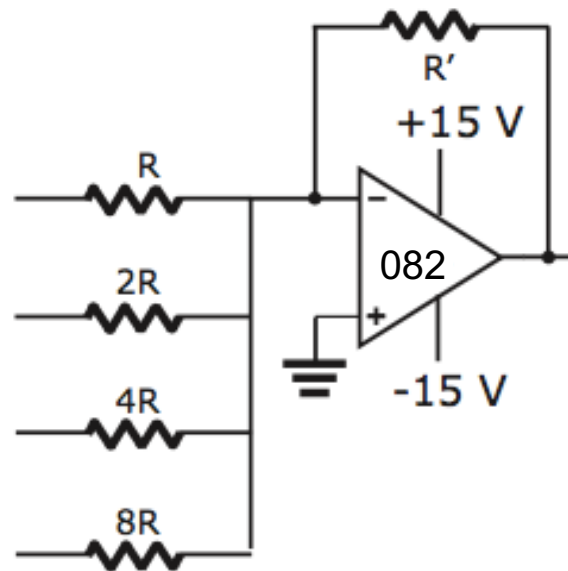
Circuito completo dell'ADC (Es. 7)



DAC a 4 bit (anticipo prossima es.)

- ❑ il DAC è un convertitore digitale → analogico, cioè converte un numero binario in un segnale analogico
- ❑ Costruite un DAC invertente a pesiera come in figura, che verrà utilizzato nella costruzione dell'ADC.
- ❑ La scelta dei valori di R e R' deve essere effettuata in modo da avere un'uscita minore della tensione di alimentazione dell'OPAMP, tenendo conto che il circuito è destinato a ricevere in ingresso segnali TTL (0 V / 5 V).
- ❑ I valori delle resistenze non devono essere troppo piccoli per evitare eccessivi carichi di corrente.
- ❑ Cercate di selezionare i resistori R , $2R$, $4R$ e $8R$ il più possibile vicini ai valori nominali, in modo che la scala dei "pesi" sia ragionevolmente vicina a quella ideale.

Usate il TL082



ad esempio

$$R \approx 1 \text{ k}\Omega$$

$$R' \approx 1 \div 1.5 \text{ k}\Omega$$

Per cambiare il valore massimo della tensione d'uscita si può cambiare il valore di R' .

Alimentate l'operazionale con +/- 15 V

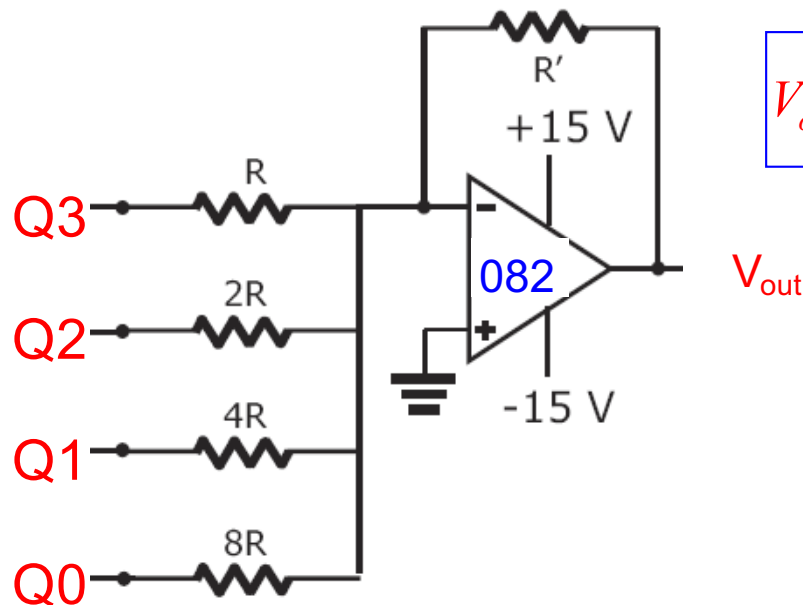
DAC a 4 bit

$$V_3 = 5 \text{ V} \times Q_3$$

$$V_2 = 5 \text{ V} \times Q_2$$

$$V_1 = 5 \text{ V} \times Q_1$$

$$V_0 = 5 \text{ V} \times Q_0$$



$$V_{out} = 5 \times \frac{R'}{8R} \times [Q_0 + 2Q_1 + 4Q_2 + 8Q_3]$$

$$V_{out}^{\max} = \left(5 \times \frac{R'}{8R} \times 15 \right) \text{ V}$$

N.B. deve essere minore di 15 V, altrimenti l'op-amp taglia l'uscita

$$\frac{R'}{R} < \frac{8}{5} = 1.6$$

La tensione d'uscita e' quantizzata. L'altezza di un gradino vale

$$\Delta V_{out} = 5 \times \frac{R'}{8R} \text{ V}$$

Se si aumenta la sensibilita' (cioe' si abbassa il gradino), si riduce la tensione di uscita massima.

Verifica del circuito

- 1) Collegate tre ingressi a massa e al quarto mandate un valore continuo di 5 V
- 2) Verificate che la tensione d'uscita corrisponda al valore aspettato $V = 5 \times R' / nR$ (dove $n = 1, 2, 4, 8$)

Esempio di DAC

Resistenze utilizzate

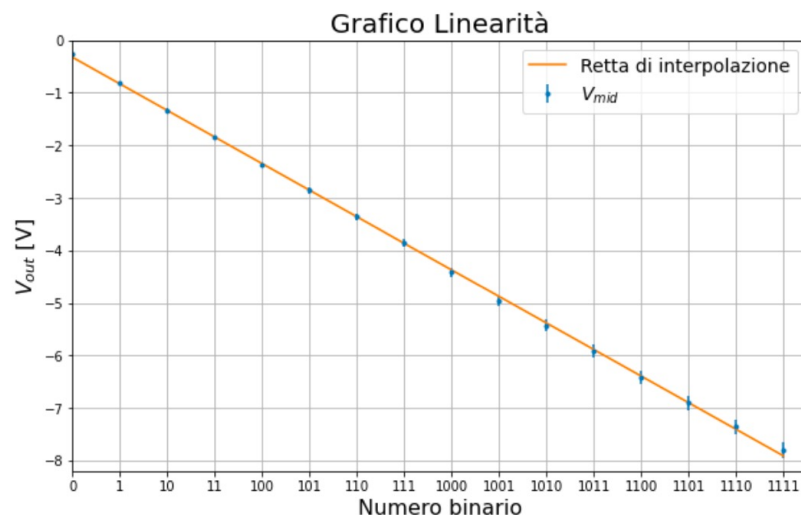
	valore	σ	unità
R'	1.00	0.01	$k\Omega$
R	1.01	0.01	$k\Omega$
$2R$	2.00	0.02	$k\Omega$
$4R$	3.99	0.04	$k\Omega$
$8R$	8.00	0.08	$k\Omega$

potete utilizzare resistenze in serie o in parallelo, oppure dei trimmer.

$$V_{out} = \frac{R'}{8R} \cdot (V_0 + 2 \cdot V_1 + 4 \cdot V_2 + 8 \cdot V_3)$$

Mettendo 3 ingressi a massa e mandando il segnale di 5 V solo su un ingresso:

	$V_{in} \text{ (V)}$	$ V_{o,attesa} \text{ (V)}$	$ V_{o,sperimentale} \text{ (V)}$
R	5.02 ± 0.05	0.62 ± 0.02	0.61 ± 0.01
$2R$	5.02 ± 0.05	1.25 ± 0.03	1.24 ± 0.01
$4R$	5.01 ± 0.05	2.49 ± 0.07	2.49 ± 0.02
$8R$	4.98 ± 0.05	4.96 ± 0.15	4.95 ± 0.05



- Se avete tempo, mandate tutti i 16 possibili numeri di ingresso (ovvero $0 \rightarrow 15$, misurate la tensione d'uscita e fate un grafico della tensione misurata versus il numero impostato.
- Verificate che la relazione sia lineare
- La settimana prossima dovrete rifare questa verifica mandando in ingresso l'uscita del contatore.



SAPIENZA
UNIVERSITÀ DI ROMA

Fine esercitazione 6