

Laboratorio di Segnali e Sistemi

- Esercitazione -7 -

Costruzione di un ADC



Claudio Luci
SAPIENZA
UNIVERSITÀ DI ROMA

last update : 070117

Argomenti dell'esercitazione:

- Costruzione di un ADC:
 - Contatore
 - DAC a pesiera a 4 bit
 - Comparatore d'ingresso
 - Adattore di livello logico

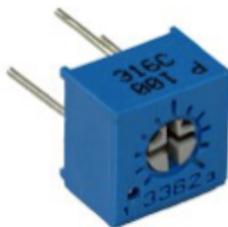
Il clock è fornito dal generatore

Costruzione dell'ADC

Questa esercitazione è dedicata alla costruzione di un convertitore analogico-digitale (ADC) a 4 bit, ovvero un dispositivo che riceve all'ingresso una tensione V_x e fornisce in uscita un numero binario a 4 bit ad essa proporzionale.

Lo schema complessivo è riportato nella figura 6.4, in cui si distinguono i vari blocchi funzionali: contatore, comparatore d'ingresso, convertitore digitale analogico a pesiera, adattatore di livello logico. La tensione da convertire, V_x , deve essere negativa, compresa tra 0 e -5 V e può essere ottenuta con un semplice partitore a partire dai -15 V disponibili dall'alimentazione (alternativamente può essere utilizzato un trimmer). L'uscita del comparatore ($-15\text{ V} / +15\text{ V}$) viene riportata ai livelli logici standard TTL tramite il blocco "Adattatore di livello logico".

Conviene realizzare il circuito costruendo un blocco per volta e verificandone man mano il funzionamento, ed è importante che il montaggio sia effettuato con cura e con un buon ordine.

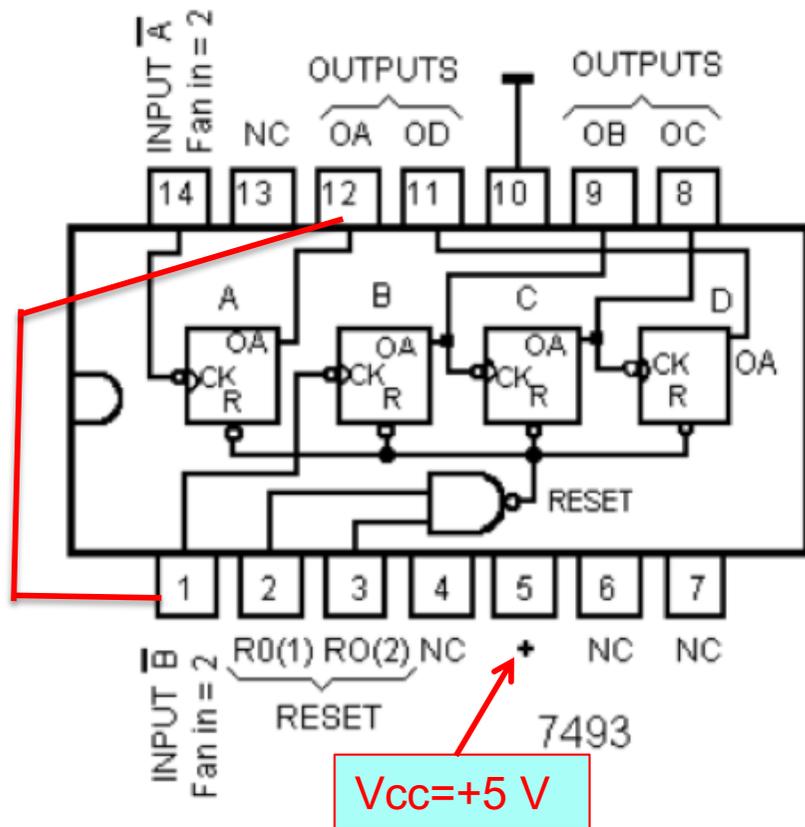


Il trimmer è un potenziometro

Contatore a 4 bit

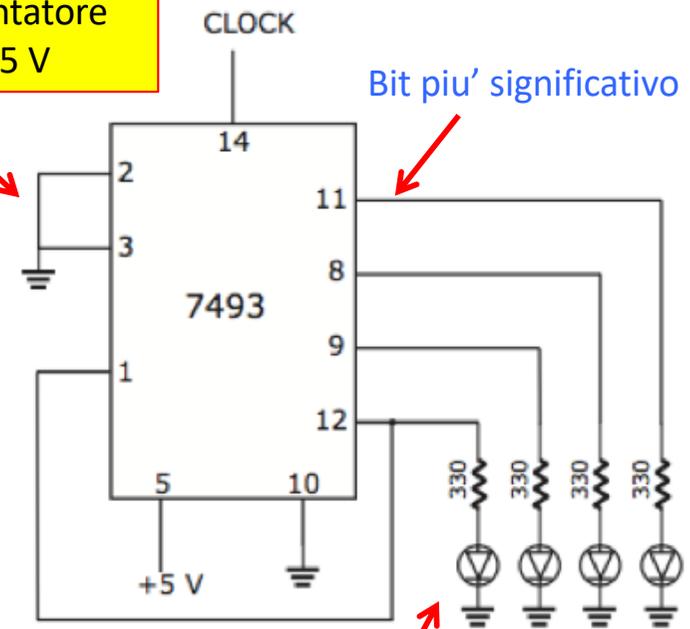
Dobbiamo anzitutto costruire il contatore che utilizzeremo per pilotare il DAC. Possiamo utilizzare l'integrato 7493 (Fig. 6.1) montato come suggerito nella Fig.6.2 . Per verificarne il funzionamento inviare all'ingresso di Clock un'onda quadra con ampiezza tra 0 e 5V e frequenza di circa 1 Hz. Si dovrebbe essere in grado di visualizzare la sequenza di accensione dei LED's verificandone la correttezza.

Si noti che, nel momento in cui questa parte viene connessa al circuito completo, esse viene modificata inserendo un opportuno interruttore, connesso alternativamente a 0 e 5V. In questo modo e' possibile azzerare il contatore.



Vcc=+5 V

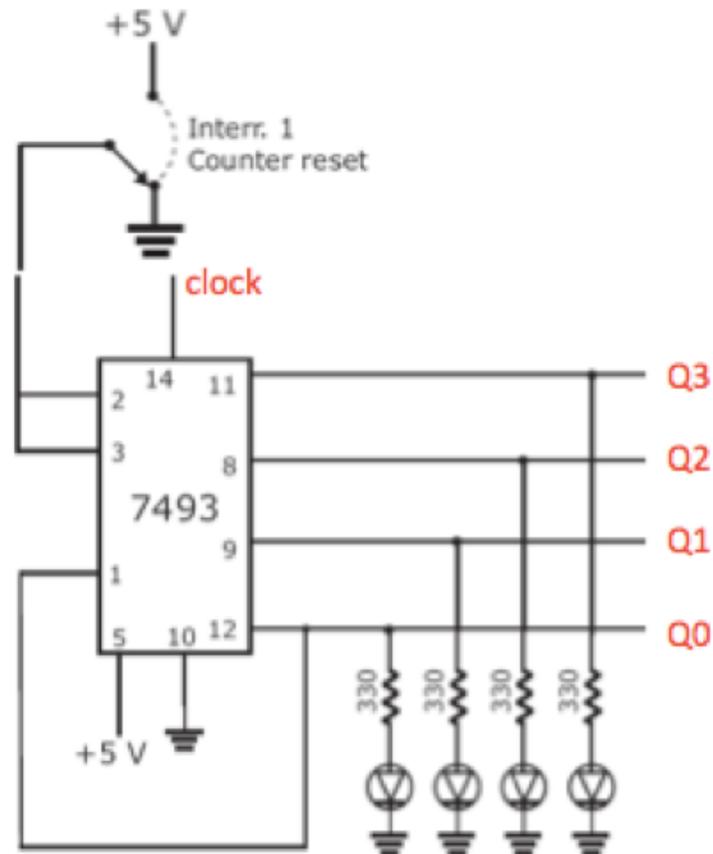
Per azzerare il contatore vanno collegati a 5 V



Invertire l'ordine dei led

Bit meno significativo

Contatore a 4 Bit

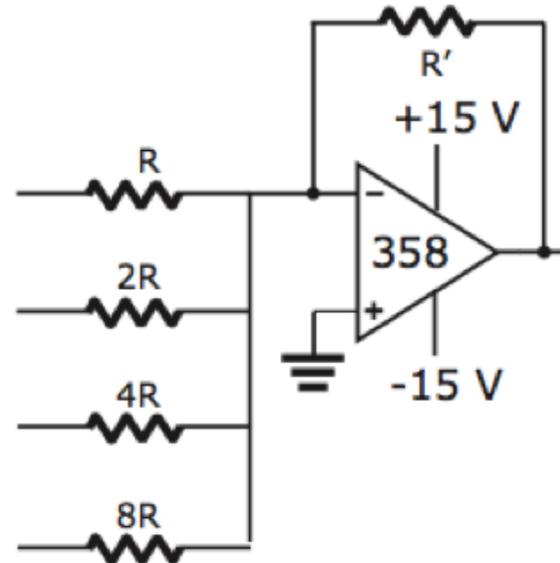


Impostate il numero 0000 agendo sul counter reset e poi il numero 1111 con un clock a ``mano''. Verificate con il multimetro il valore delle tensioni delle quattro uscite in corrispondenza dello zero logico e dell'uno logico.

In linea di principio le 4 uscite dovrebbero avere gli stessi valori, ma ...

Questi valori vi serviranno per poi verificare la ``scala'' del DAC.

DAC a 4 bit



Ad esempio

$$R \approx 1 \text{ k}\Omega$$

$$R' \approx 1 \div 1.5 \text{ k}\Omega$$

Costruire un DAC invertente a pesiera, come in figura. La scelta dei valori di R' ed R deve essere effettuata in modo da avere un'uscita compresa nella massima dinamica d'uscita possibile per l'operazionale, tenendo conto che il circuito e' destinato a ricevere agli ingressi livelli logici TTL (0V / +5V). Inoltre i valori delle resistenze devono essere non troppo piccoli, per evitare eccessivi carichi di corrente. Cercate di selezionare i resistori R , $2R$, $4R$ ed $8R$ il piu' possibile vicini ai valori nominali, in modo che la scala dei "pesi" sia ragionevolmente vicina a quella ideale.

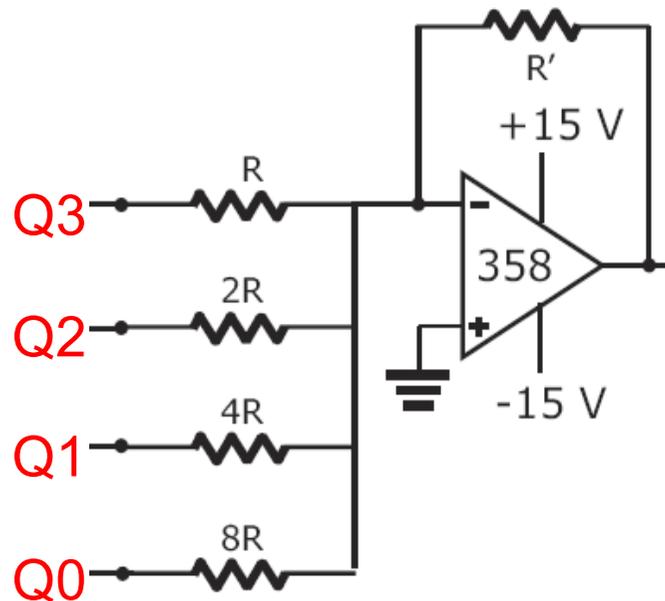
DAC a 4 bit

$$V_3 = 5 \text{ V} \times Q_3$$

$$V_2 = 5 \text{ V} \times Q_2$$

$$V_1 = 5 \text{ V} \times Q_1$$

$$V_0 = 5 \text{ V} \times Q_0$$



$$V_{out} = 5 \times \frac{R'}{8R} \times [Q_0 + 2Q_1 + 4Q_2 + 8Q_3]$$

V_{out}

$$V_{out}^{max} = \left(5 \times \frac{R'}{8R} \times 15 \right) \text{ V}$$

N.B. deve essere minore di 15 V, altrimenti l'op-amp taglia l'uscita



$$\frac{R'}{R} < \frac{8}{5} = 1.6$$

$$\Delta V_{out} = 5 \times \frac{R'}{8R} \text{ V}$$

La tensione d'uscita e' quantizzata. L'altezza di un gradino vale

Se si aumenta la sensibilita' (cioe' si abbassa il gradino), si riduce la tensione di uscita massima.

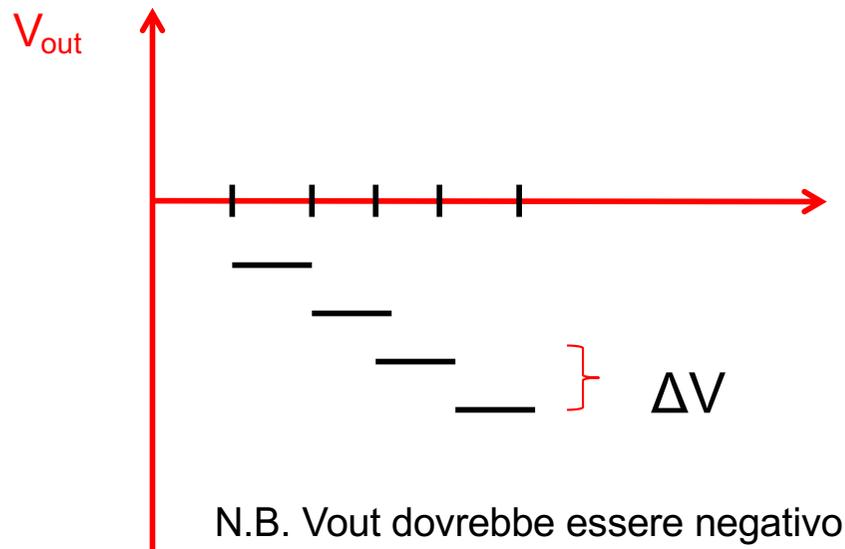
Verifica del circuito

- 1) Collegate tre ingressi a massa e al quarto mandate un valore continuo di 5 V
- 2) Verificate che la tensione d'uscita corrisponda al valore aspettato $V = 5 \times R' / nR$ (dove $n = 1, 2, 4, 8$)

Verifica del DAC e del contatore

Dopo aver verificato il funzionamento del circuito collegate gli ingressi alle uscite del contatore. Inviando ora un clock a frequenza ragionevolmente elevata utilizzando il generatore di funzione (onda quadrata 0-5V) si potrà visualizzare sull'oscillografo l'andamento temporale della tensione d'uscita. Costruite un grafico della tensione d'uscita in funzione del numero contenuto nel contatore e verificate che la relazione sia approssimativamente lineare, confrontando il risultato con l'andamento atteso sulla base dei valori effettivi delle resistenze utilizzate.

Si deve anche tenere conto del fatto che le 4 uscite del contatore non sono in genere esattamente uguali ai valori nominali dello standard TTL. Tipicamente un "1" logico produce uscite dell'ordine di 3 - 3.5 V; inoltre, in alcuni casi, i valori delle uscite non sono stabili, ma variano lievemente al variare del conteggio. Questo si traduce in un "deterioramento" complessivo della qualità del convertitore, che non inficia tuttavia il suo funzionamento.

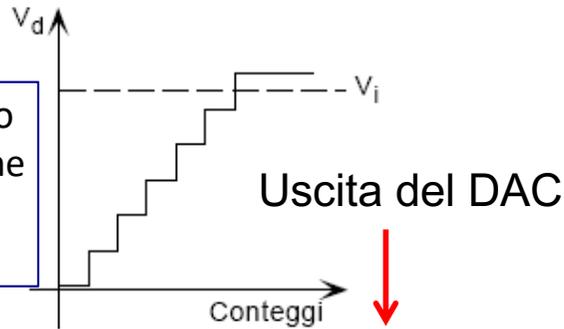


Scala di calibrazione

- 1) Impostate con un clock "a mano" i numeri da 0 a 15 e leggete i corrispondenti valori della tensione d'uscita
- 2) Costruite una tabella dove per ciascun numero c'è il valor minimo ed il valore massimo della tensione associata ed il centro dell'intervallo (il valore massimo corrisponde al minimo del numero successivo).
- 3) costruite il grafico a lato
- 4) Verificate la linearità del grafico

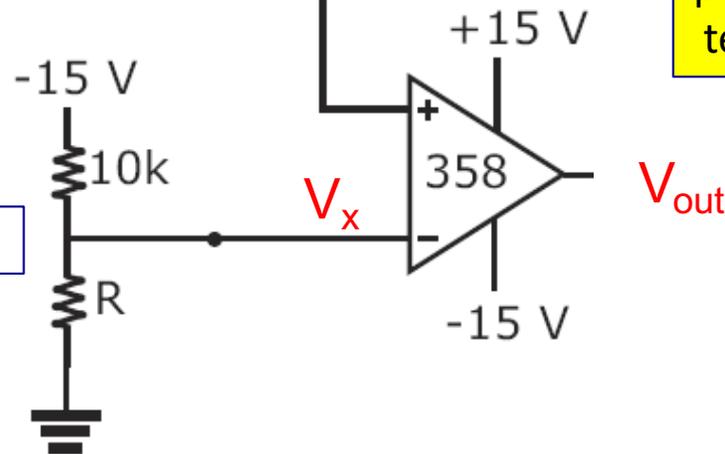
Comparatore analogico

Questo grafico e' solo indicativo. La tensione e' negativa.



N.B. La massima tensione che si puo' "comparare" e' pari alla massima tensione d'uscita del DAC.

Trimmer per cambiare V_x

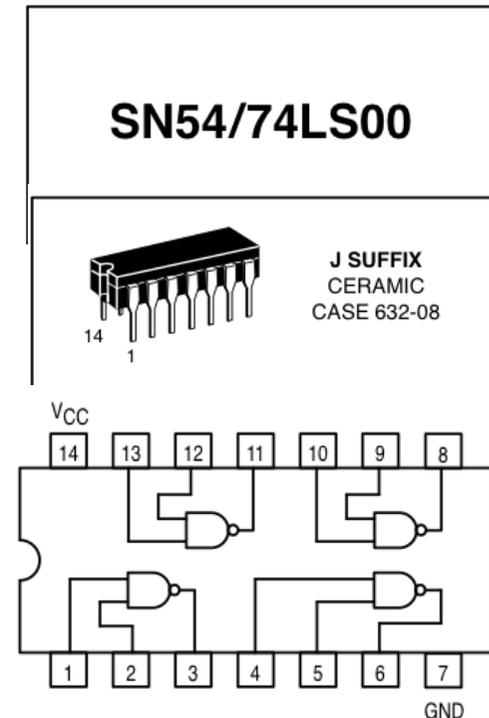
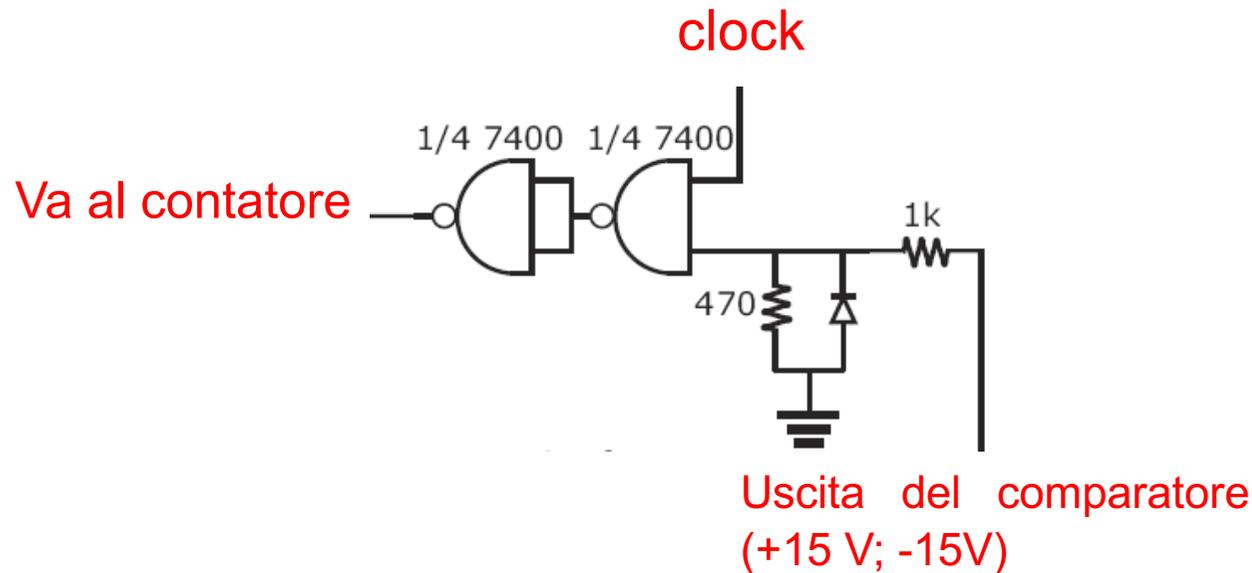


Quando V_x (che e' negativo) e' minore dell'uscita del DAC (negativa) allora $V_{out} = +15\text{ V}$ (Inizialmente 0 e' maggiore di $-V_x$, quindi l'uscita e' a +15 V), poi mano mano l'uscita del DAC diminuisce (diventa sempre piu' negativa).

Quando l'uscita del DAC diventa minore di V_x , V_{out} commuta e diventa uguale a -15 V.
Questo blocca il contatore.

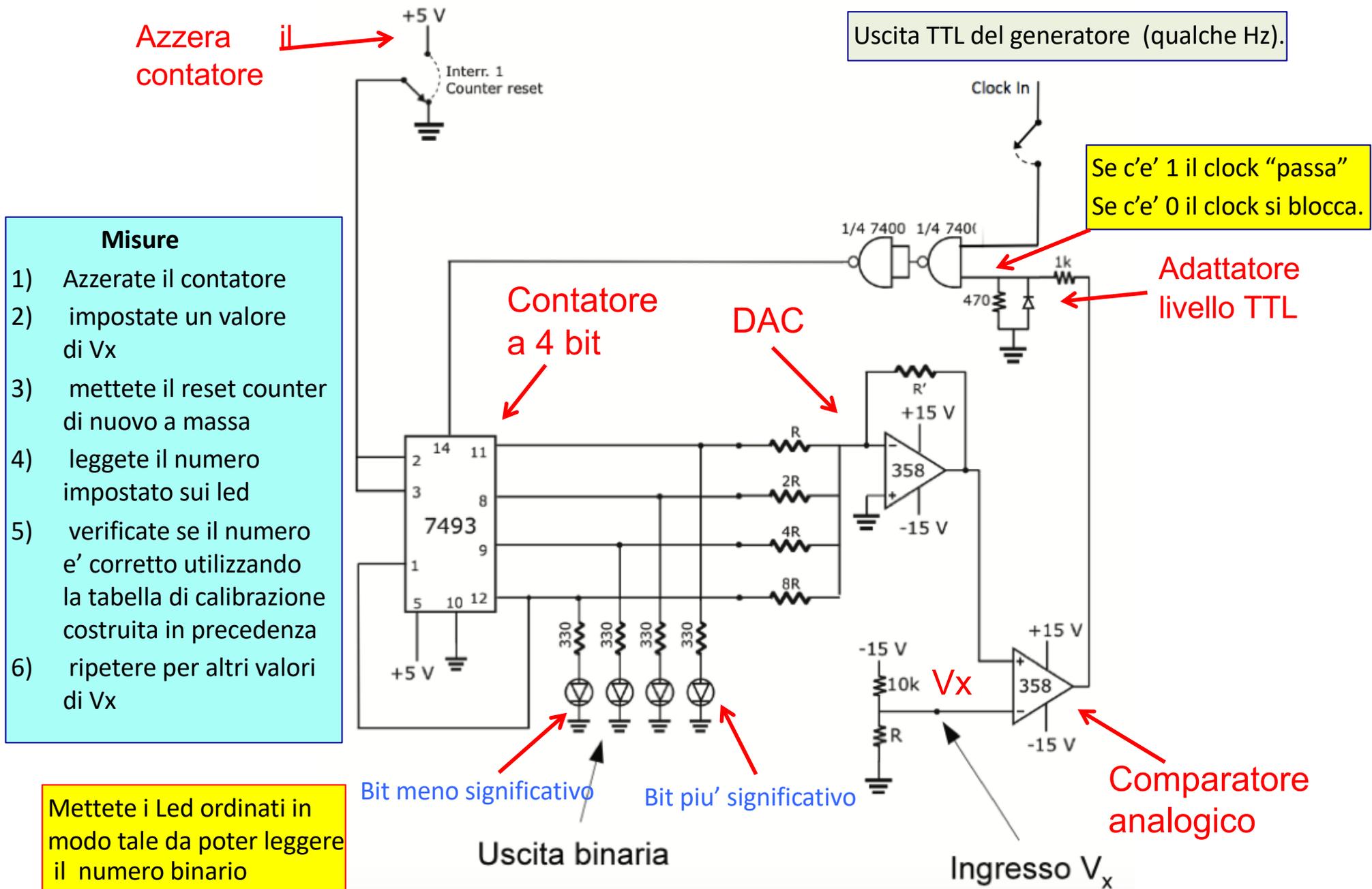
(se il ragionamento non e' chiaro, usate i moduli delle tensioni e rimpiazzate minore con maggiore)

Adattamento livello TTL e stop del clock



- Il partitore riduce i +15 V a + 5 V.
- Quando l'uscita e' -15 V, il diodo va in conduzione ed il livello di potenziale del catodo diventa di -0.6 V (cioe' zero logico).
- Quando all'ingresso del NAND c'e' 1 logico (+5 V), la sua uscita dipende dal valore del clock presente sull'altro ingresso.
- Quando invece all'ingresso del NAND c'e' uno 0 logico, l'uscita del NAND e' sempre 1, quindi l'uscita del secondo NAND e' sempre 0, qualunque sia il livello logico del clock. In questo modo il contatore viene bloccato e sui led rimane il numero corrispondente al valore di tensione che ha fatto scattare il comparatore.

Circuito completo dell'ADC





SAPIENZA
UNIVERSITÀ DI ROMA

Fine esercitazione 7