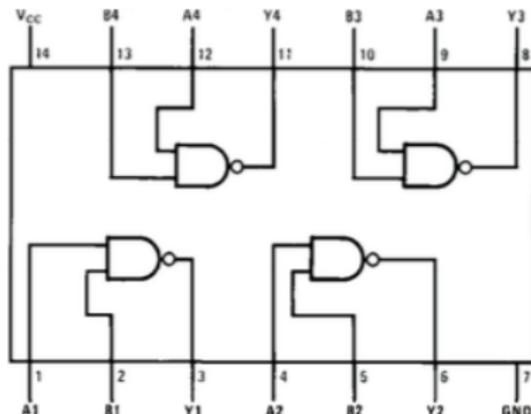
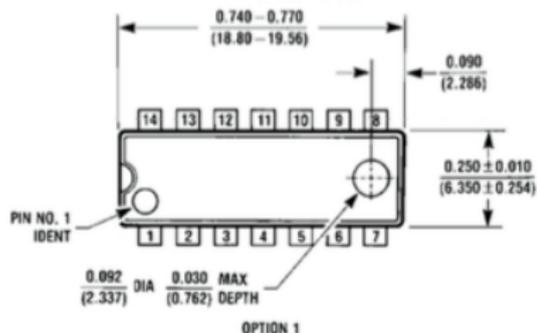


LSS 2015-16
Reti Logiche
esercitazioni di laboratorio

Piero Vicini

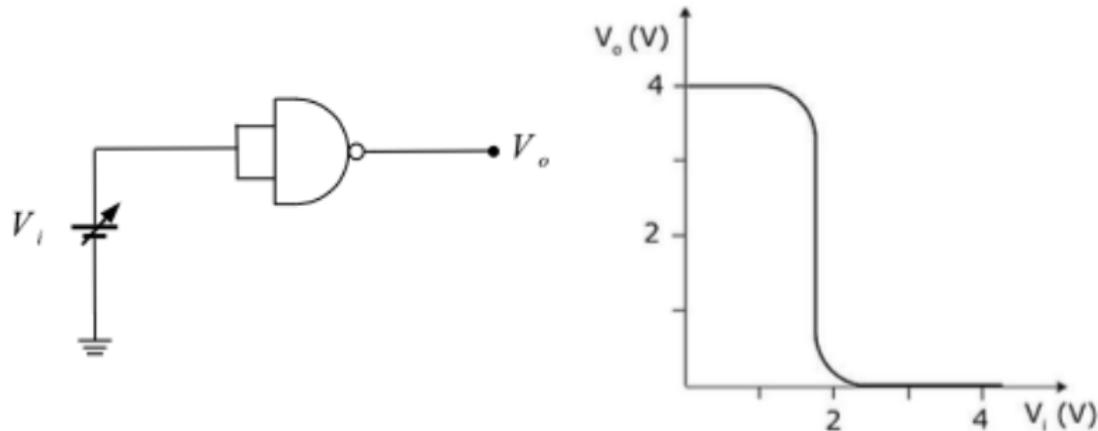
A.A. 2015-2016

- Useremo il 7400 (NAND) per realizzare alcuni circuiti digitali di base
- Il componente(i) deve essere alimentato tra 0V (GND, non disconnesso!!!) e 5V (VCC)
- Gli ingressi hanno valore $\sim 0V$ (*zero logico*) e $\sim 5V$ (*uno logico*).



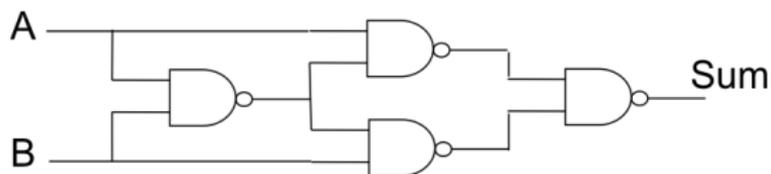
- Leds, con $R = 500\Omega$, per visualizzare il valore delle uscite

- Studio del livello di commutazione di una porta NOT (costruita utilizzando un NAND 7400)



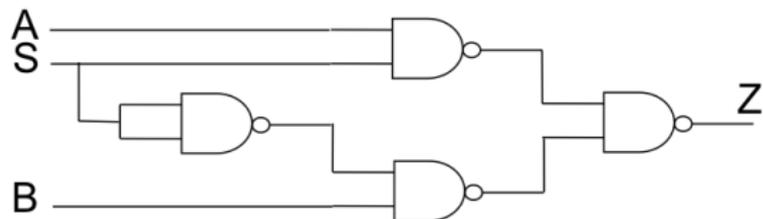
- Half Hadder: verificare funzionamento....

A	B	Sum	Cout
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

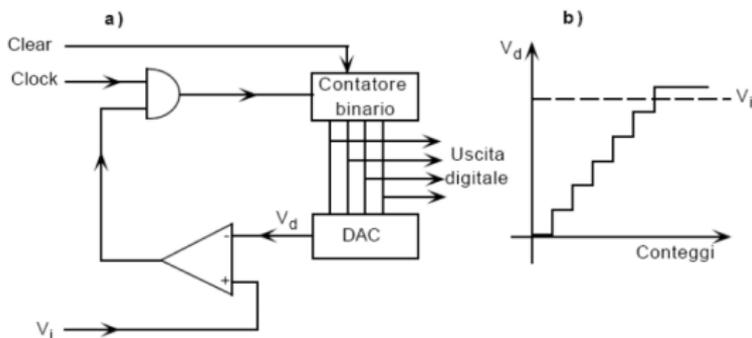


- Multiplexer: tabella della verita' e funzionamento

$$Z = SA + /SB$$

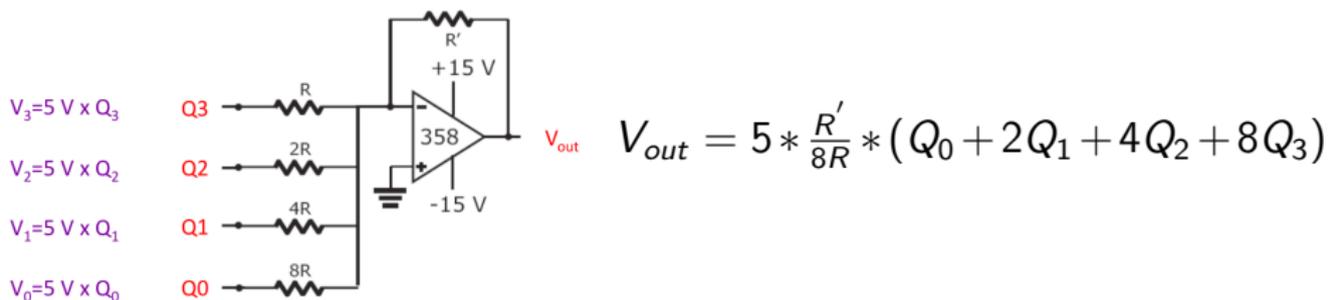


- Costruiremo un ADC per realizzare una conversione *digitale-analogica*

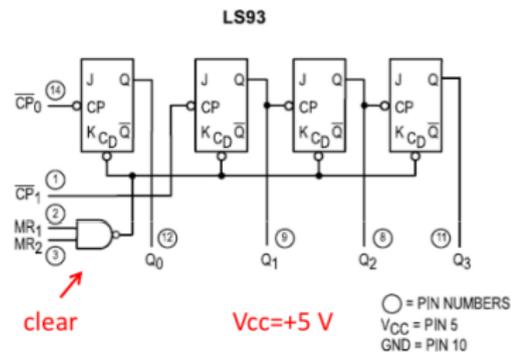
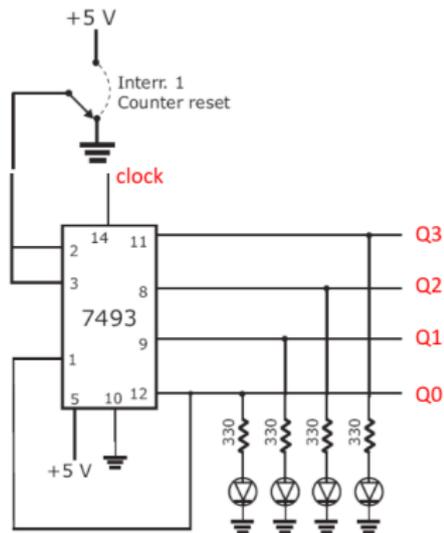


- Il circuito e' realizzato con una serie di blocchi circuitali appositamente connessi:
 - DAC (*Digital to Analog Converter*) a pesiera
 - Contatore a 4 bit per pilotare il DAC
 - Comparatore tensione d'ingresso incognita $V_x < 0$
- Data la complessita' del circuito si raccomanda un montaggio incrementale
 - 1 DAC
 - 2 Contatore + generatore del segnale di clock
 - 3 Comparatore + adattatore di livello
 - 4 Circuito completo

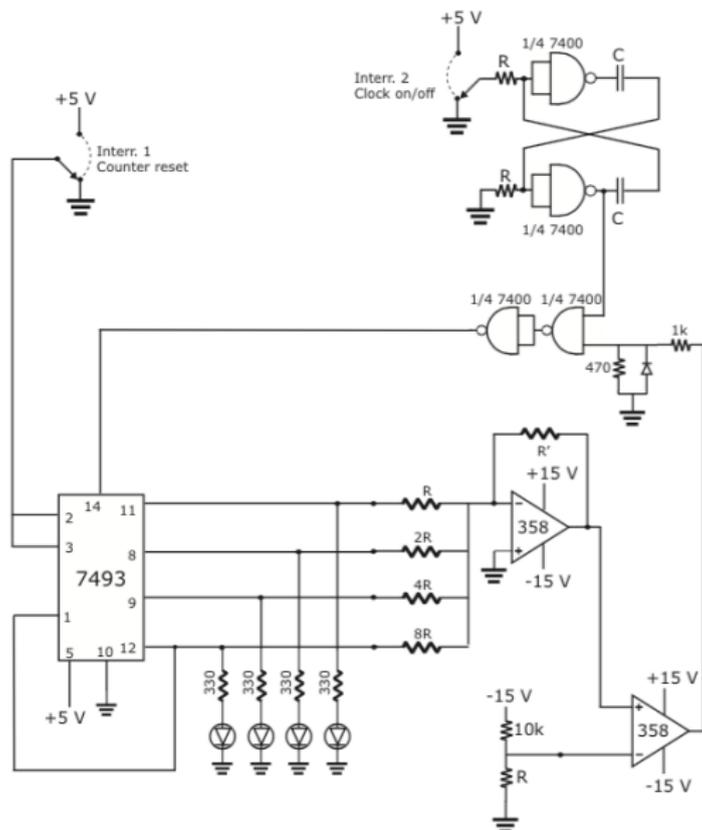
- DAC a *pesiera* realizzato con un sommatore analogico ed una scala opportuna di resistenze



- L'ampiezza del singolo gradino: $V_{out} = 5 * \frac{R'}{8R}$
- Per evitare la saturazione bisogna scegliere correttamente le resistenze tenendo conto che la dinamica massima e' 15 V
 $\implies V_{out}^{max} = 5 * \frac{R'}{8R} * 15 < 15$



- Generare il clock con singoli impulsi e misurare la tensione corrispondente allo zero logico e uno logico per ogni uscita
- Verificare il funzionamento complessivo con un clock a bassa frequenza



- Calibrare il circuito, misurando e discutendo la linearita' del circuito
- Verificarne il funzionamento con alcuni valori di tensione V_x